



(51) 国際特許分類 G03F 1/08, H01L 21/027	A1	(11) 国際公開番号 WO99/34255
		(43) 国際公開日 1999年7月8日(08.07.99)
(21) 国際出願番号 PCT/JP98/05912	(81) 指定国 AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, DE, DK, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, US, UZ, VN, YU, ZW, ARIPO特許 (GH, GM, KE, LS, MW, SD, SZ, UG, ZW), ユーロパ特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG).	
(22) 国際出願日 1998年12月25日(25.12.98)		
(30) 優先権データ 特願平9/356679 1997年12月25日(25.12.97) JP 特願平9/360027 1997年12月26日(26.12.97) JP 特願平10/25357 1998年2月6日(06.02.98) JP		
(71) 出願人 (米国を除くすべての指定国について) 株式会社 ニコン(NIKON CORPORATION)[JP/JP] 〒100-8331 東京都千代田区丸の内3丁目2番3号 Tokyo, (JP) (72) 発明者 ; および (75) 発明者/出願人 (米国についてのみ) 馬込伸貴(MAGOME, Nobutaka)[JP/JP] 白石直正(SHIRAISHI, Naomasa)[JP/JP] 〒100-8331 東京都千代田区丸の内3丁目2番3号 株式会社 ニコン内 Tokyo, (JP) (74) 代理人 弁理士 志賀正武, 外(SHIGA, Masatake et al.) 〒169-8925 東京都新宿区高田馬場三丁目23番3号 ORビル Tokyo, (JP)	添付公開書類 国際調査報告書	
(54)Title: METHOD AND APPARATUS FOR MANUFACTURING PHOTOMASK AND METHOD OF FABRICATING DEVICE		
(54)発明の名称 フォトマスクの製造方法及び装置、並びにデバイスの製造方法		
<p>(57) Abstract</p> <p>A circuit pattern (35) is magnified β times to form an original pattern (27), which is magnified α times to a parent pattern (36). The parent pattern (36) is divided into parent patterns (P1-PN) in a data way. The parent patterns (P1-PN) are transferred onto a wafer by unity magnification projection by means of an electron beam lithography system to produce master reticles (R1-RN). By an optical reduction projection aligner with a reduction ratio of $1/\alpha$, reduced images of the parent patterns of the master reticles (R1-RN) are transferred while joining the images so as to produce a working reticle (34). Thus, an original pattern is precisely formed in a short time.</p>		
<p>The diagram illustrates the manufacturing process of a photomask. It shows a circuit pattern (35) being magnified β times to form an original pattern (27), which is then magnified α times to form a parent pattern (36). The parent pattern (36) is divided into parent patterns (P1-PN). These are transferred onto a wafer by unity magnification projection using an electron beam lithography system to produce master reticles (R1-RN). These master reticles are then used in an optical reduction projection aligner with a reduction ratio of $1/\alpha$ to produce a working reticle (34). The diagram also shows the relationship between the parent patterns (P1-PN) and the master reticles (R1-RN), and the final working reticle (34) formed by joining the reduced images of the master reticles.</p>		

(57)要約

本発明のフォトマスクの製造方法は、回路パターン（３５）を β 倍した原版パターン（２７）を更に α 倍した親パターン（３６）について、縦横に α に分割して親パターン（P１～PＮ）をデータ上で形成する。親パターン（P１～PＮ）を電子ビーム描画装置等を用いて等倍で基板上に描画して、マスターレチクル（R１～RＮ）を製造し、縮小倍率が $1/\alpha$ 倍の光学式の縮小投影型露光装置を用いて、マスターレチクル（R１～RＮ）の親パターンの縮小像を画面継ぎを行いながら基板上に転写することによってワーキングレチクル（３４）を製造する。このフォトマスクの製造方法によれば、原版パターンを高精度に、かつ短時間に形成できる。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	ES	スペイン	LI	リヒテンシュタイン	SG	シンガポール
AL	アルバニア	FI	フィンランド	LK	スリ・ランカ	SI	スロヴェニア
AM	アルメニア	FR	フランス	LR	リベリア	SK	スロヴァキア
AT	オーストリア	GA	ガボン	LS	レソト	SL	シエラ・レオネ
AU	オーストラリア	GB	英国	LT	リトアニア	SN	セネガル
AZ	アゼルバイジャン	GD	グレナダ	LU	ルクセンブルグ	SZ	スワジランド
BA	ボスニア・ヘルツェゴビナ	GE	グルジア	LV	ラトヴィア	TD	チャード
BB	バルバドス	GH	ガーナ	MC	モナコ	TG	トーゴ
BE	ベルギー	GM	ガンビア	MD	モルドヴァ	TJ	タジキスタン
BF	ブルキナ・ファソ	GN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BG	ブルガリア	GW	ギニア・ビサウ	MK	マケドニア旧ユーゴスラヴィア共和国	TR	トルコ
BJ	ベナン	GR	ギリシャ	ML	マリ	TT	トリニダード・トバゴ
BR	ブラジル	HR	クロアチア	MN	モンゴル	UA	ウクライナ
BY	ベラルーシ	HU	ハンガリー	MR	モーリタニア	UG	ウガンダ
CA	カナダ	ID	インドネシア	MW	マラウイ	US	米国
CF	中央アフリカ	IE	アイルランド	MX	メキシコ	UZ	ウズベキスタン
CG	コンゴ	IL	イスラエル	NE	ニジェール	VN	ヴェトナム
CH	スイス	IN	インド	NL	オランダ	YU	ユーゴスラビア
CI	コートジボアール	IS	アイスランド	NO	ノルウェー	ZA	南アフリカ共和国
CM	カメルーン	IT	イタリア	NZ	ニュージーランド	ZW	ジンバブエ
CN	中国	JP	日本	PL	ポーランド		
CU	キューバ	KE	ケニア	PT	ポルトガル		
CY	キプロス	KG	キルギスタン	RO	ルーマニア		
CZ	チェコ	KP	北朝鮮	RU	ロシア		
DE	ドイツ	KR	韓国	SD	スーダン		
DK	デンマーク	KZ	カザフスタン	SE	スウェーデン		
EE	エストニア	LC	セントルシア				

明 細 書

フォトマスクの製造方法及び装置、並びにデバイスの製造方法

技術分野

本発明は、例えば半導体集積回路、撮像素子（ＣＣＤ等）、液晶表示素子、又は薄膜磁気ヘッド等のマイクロデバイスをリソグラフィ技術を用いて製造する際に原版パターンとして使用されるフォトマスクの製造方法及び装置に関する。更に本発明は、そのようなフォトマスクの製造方法を使用したデバイスの製造方法に関するものである。

背景技術

半導体集積回路等のデバイスを製造する際に、形成すべき回路パターンを例えば４～５倍程度に拡大した原版パターンが形成されたフォトマスクを使用して、このフォトマスクのパターンを縮小投影光学系を介してウエハ、又はガラスプレート等の被露光基板上に縮小投影する転写方式が用いられている。このようなフォトマスクのパターンの転写の際に使用されるのが露光装置であり、ステップ・アンド・リピート方式の縮小投影型露光装置で使用されるフォトマスクは、レチクルとも呼ばれている。

従来、そのようなフォトマスクは、所定の基板（ブランクス）上に電子ビーム描画装置、又はレーザビーム描画装置を用いて原版パターンを描画することによって製造されていた。即ち、その基板上にマスク材料（遮光膜）を形成してレジストを塗布した後、電子ビーム描画装置、又はレーザビーム描画装置を用いてその原版パターンが描画される。その後、そのレジストの現像を行って、エッチング処理等を行うことで、そのマスク材料によってその原版パターンが形成されていた。この場合、そのフォトマスクを使用する縮小投影型の露光装置の縮小倍率を $1/\beta$ 倍とすると、そのフォトマスクに描画される原版パターンは、デバイスのパターンを β 倍に拡大したパターンでよいため、描画装置による描画誤差は、デバイス上ではほぼ $1/\beta$ 倍に縮小される。従って、実質的に描画装置による解

像力のほぼ $1/\beta$ 倍の解像力でデバイスのパターンを形成できることになる。

上記の如く従来は、フォトマスクの原版パターンは電子ビーム描画装置、又はレーザビーム描画装置によって描画されていた。これらの描画装置は、制御用のコンピュータからの描画データに基づいて直接その原版パターンを描画している。ところが、最近のLSI等のデバイスは大面積化すると共に、微細度及び集積度が益々向上しているため、その露光に必要なフォトマスクの原版パターンも大面積化し、かつ微細化している。更に、フォトマスクとしては、二重露光用で不要なパターンの転写を防ぐための補正パターンを設けたレチクル、及び隣接するパターン間に位相シフトを設けたいわゆる位相シフトレチクル等も使用されることがあるが、これらの特別なフォトマスクでは描画データの量が他のフォトマスクに比べて多くなる傾向がある。これらより、フォトマスクを製造するための描画装置で必要となる描画データは莫大な量となっている。

そのため、その描画装置によって1枚のフォトマスクの原版パターンを描画するのに要する描画時間は、最近では10時間から24時間にもなって来ている。このような描画時間の長時間化は、フォトマスクの製造コスト上昇の一因となっている。

これに関して、電子ビーム描画装置では、電子ビーム特有の散乱の影響による近接効果の補正を行う必要があり、更に基板の表面の帯電による基板の周辺での電界むらの補正を行う必要もある。そのため、設計通りの原版パターンを描画するためには、予め描画位置の誤差等の測定を種々の条件で行っておき、描画時に複雑な補正を高精度に、かつ安定に行う必要がある。しかしながら、上記のように非常に長い描画時間中にそのような複雑な補正を高精度に、かつ安定に継続して行うのは困難であり、描画中に描画位置のドリフトが生じたりするという不都合があった。また、描画を中断してキャリブレーションを行うことも可能であるが、これによって全体の描画時間が更に長くなるという不都合もある。

そのため、今後半導体素子等のパターンルールが更に微細化して来ると、1枚のフォトマスクの原版パターンの描画時間が長くなり過ぎて、位置精度がばらついて、必要な描画精度が得られなくなる恐れがある。また、制御用のコンピュータにおける描画データの量も、1回の描画で使用するのは困難である程莫大にな

りつつある。

一方、レーザビーム描画装置は、紫外域のレーザビームを用いて原版パターンを描画するものであり、電子ビーム描画装置と比べて高い解像力の得られるレジストを使用できると共に、散乱による近接効果が無いという利点がある。しかしながら、レーザビーム描画装置の解像力は、電子ビーム描画装置に比べると劣っている。また、レーザビーム描画装置においても、原版パターンを直接描画する方式であるため、描画データの量は莫大となってデータ処理が困難になりつつあると共に、描画時間が極めて長時間になるため、描画位置のドリフト等によって必要な描画精度が得られなくなる恐れがある。

また、フォトマスクの原版パターンを製造する際に、光学式の投影露光装置を使用して所定のパターンをそのフォトマスク用の基板上に転写することも考えられるが、その転写を行う際に使用される投影光学系にディストーションや転写線幅均一性のばらつき等があると、その原版パターンの精度が低下してしまう。

また、フォトマスクを実際に投影露光装置に装着して、そのフォトマスクのパターンを投影光学系を介してウエハ等の基板上に投影する場合、その投影光学系にディストーション等が残存していると、その基板上に歪んだ像が露光されて、重ね合わせ誤差等が生じるという不都合がある。また、投影光学系のディストーション等の結像特性は投影露光装置毎に微妙に異なっているため、できれば投影露光装置毎の投影像を補正できることが望ましい。

ところで、最近では半導体集積回路の市場動向が、A S I C (Application Specific IC : 特定用途向け I C) やシステム L S I と呼ばれる、多品種少量生産型のデバイスに移行してきており、かつそのようなデバイスの製造の受注から納入までの要求納期が極めて短くなってきている。このため、その種のデバイスの製造にあたっては、まず、そのデバイスを製造するための原版パターンが形成されたフォトマスク (ワーキングレチクル) を短期間に製造し、このフォトマスクを用いてそのデバイスを短期間に製造する必要がある。

また、最先端のデバイスは例えば 20 回以上の露光工程を経て完成するため、1 種類のデバイスを製造するためだけでも、その露光工程数と同じ程度の枚数のフォトマスクが必要となる。更に、上記のレーザビーム描画装置又は電子線描画

装置の単位時間当たりの処理能力は低く、1枚のフォトマスクを描画するのに1日以上かかる場合もある。そのため、従来は、1種類のデバイスを製造するために使用する全部のフォトマスクの原版パターンを描画するために、全体として極めて長い時間を必要とし、1種類のデバイスの製造時間を短縮するのは困難であった。

また、全体としての描画時間が極めて長くなるために、1種類のデバイスを製造するために使用するフォトマスクの製造コストが極めて高価となり、その結果当該デバイスの製造コストも高価なものになっていた。

その上、そのようなデバイスの品種は、極めて多品種に及ぶため、製造すべき全部のフォトマスクの原版パターンをそれぞれレーザビーム描画装置、又は電子線描画装置を用いて描画するのは、時間的に困難になりつつある。

発明の開示

本発明は、原版パターンを高精度に、かつ短時間に形成できるフォトマスクの製造方法を提供することを第1の目的とする。

更に本発明は、フォトマスクを使用する投影露光装置の投影像の所定の結像特性が劣化している場合に、その結像特性を実質的に補正できるようなフォトマスクの製造方法を提供することを第2の目的とする。

また、本発明は、フォトマスクを製造する際に投影露光装置を使用する場合に、そこで使用される投影光学系の所定の結像特性が劣化している場合に、その結像特性を実質的に補正できるようなフォトマスクの製造方法を提供することを第3の目的とする。

また、本発明は、ASICやシステムLSI等の多品種少量生産のデバイスを製造する際に使用できるフォトマスクを短時間に低コストで製造できるフォトマスクの製造方法を提供することを第4の目的とする。

また、本発明はそのようなフォトマスクの製造方法を実施できる製造装置を提供することを第5の目的とする。

また、本発明は、そのようなフォトマスクの製造方法を使用してデバイスのパターンをより高精度に形成できるデバイスの製造方法を提供することを第6の目

的とする。

また、本発明は、そのようなフォトマスクの製造方法を使用して多品種少量生産のデバイスを短時間に製造できるデバイスの製造方法を提供することを第7の目的とする。

このような目的達成のため、本発明による第1のフォトマスクの製造方法は、転写用のパターン(27)の形成されたフォトマスク(34)の製造方法において、転写用のパターン(27)を拡大したパターンを複数枚の親マスク(R1～RN)のパターンに分割し、フォトマスク用の基板(4)の表面に複数枚の親マスク(R1～RN)のパターンの縮小像を画面継ぎを行いながら順次転写するものである。

斯かる本発明によれば、フォトマスクを製造する際には、一例として、フォトマスクの基板(4)上にマスク材料の薄膜が形成され、この上にフォトレジスト等の感光材料が塗布される。その後、感光材料上に例えば光学式で縮小投影型の露光装置を用いて、ステップ・アンド・リピート方式、又はステップ・アンド・スキャン方式で複数枚の親マスクのパターンの縮小像が転写された後、感光材料の現像が行われる。それから、残された感光材料のパターンをマスクとしてエッチング等を行うことによって、所望の転写用のパターン(原版パターン)が形成される。

この際に、フォトマスク製造用の例えば光学式の露光装置の縮小倍率を $1/\alpha$ 倍(α は1より大きい整数、半整数等)とすると、転写用のパターン(27)、即ち原版パターンは α 倍に拡大され、この拡大された親パターン(36)が縦横に例えば $\alpha \times \alpha$ 枚の親マスクのパターンに分割される。縮小倍率が $1/5$ 倍($\alpha = 5$)であれば、 5×5 倍で25枚の親マスクが用意される。この結果、各親マスクに形成されるパターンは、原版パターンを α 倍に拡大した親パターンの一部となるため、各親マスクのパターンの描画データ量は従来の $1/\alpha^2$ 程度に減少し、最小線幅は従来の α 倍となる。従って、各親マスクのパターンはそれぞれ例えば従来の電子ビーム描画装置、又はレーザビーム描画装置を用いて短時間に、少ないドリフトで高精度に描画できる。また、描画装置による描画誤差は、フォトマスク上では $1/\alpha$ に減少するため、原版パターンの精度はより向上する。更

に、一度それらの親マスクを製造した後は、それらの親マスクのパターンをステップ・アンド・リピート方式等でフォトマスクの基板上に高速に転写できるため、特にフォトマスクを複数枚製造する場合の製造時間を、従来のように個々に描画装置で描画する方式に比べて大幅に短縮できる。

ここで、本明細書中の「画面継ぎ」の語句は、一つのパターンを分割して複数の親マスクとし、これら親マスクによる各投影像をつなぎ合わせることでフォトマスクへ転写すべき一つのパターンを完成させる意だけでなく、一つのパターンを分割することなく複数の親マスクを形成し、これら親マスクの各投影像をつなぎ合わせることで複数のパターンを有するフォトマスクを完成させる意をも含んでいる。要するに本明細書において「画面継ぎ」の語句は、画面を継ぐことにより一つのパターンを形成するか否かにかかわらず、単に親マスクの各投影像をつなぎ合わせる意として用いている。従って、例えば複数のパターンを有するフォトマスクを形成する場合に、親マスクの分割形態として、パターンのいずれかが複数の親マスクに分割される形態と、各パターンのそれぞれが分割されないように複数の親マスクに分割される形態とが考えられる。前者の場合は親マスクの形状（大きさ）を統一できる利点があり、後者の場合はパターンの継ぎがなく継ぎ不良等の欠陥が生じない利点がある。

次に、本発明による第2のフォトマスクの製造方法は、転写用のパターンの形成されたフォトマスク（34）の製造方法において、転写用のパターン（27）、又はこの拡大パターン（36）をそれぞれN組（Nは2以上の整数）の複数枚の親マスク（R1～RN，Q1～QN）のパターンに分割し、フォトマスク用の基板（4）の表面にそれらN組の複数枚の親マスクのパターンの像を画面継ぎを行いながら順次重ねて転写するものである。

斯かる本発明によれば、フォトマスクを製造する際には、一例として、フォトマスクの基板（4）上にマスク材料の薄膜が形成され、この上にフォトレジスト等の感光材料が塗布される。その後、その感光材料上に例えば光学式で縮小投影型の露光装置を用いて、ステップ・アンド・リピート方式、又はステップ・アンド・スキャン方式でN組の複数枚の親マスクのパターンの像（又は縮小像）が重ねて転写された後、感光材料の現像が行われる。それから、残された感光材料の

パターンをマスクとしてエッチング等を行うことによって、所望の転写用のパターン（原版パターン）が形成される。

この際に、N組の親マスクのパターンの多重露光によって、親マスクのパターンの描画誤差が、多重露光の回数分で平均化されるため、フォトマスク上の転写用のパターン（原版パターン）の線幅誤差や位置誤差等を大きく低減できる。更に、一度それらの親マスクを製造した後は、それらの親マスクのパターンをステップ・アンド・リピート方式等でフォトマスクの基板上に高速に転写できるため、特にフォトマスクを複数枚製造する場合の製造時間を、従来のように個々に描画装置で描画する方式に比べて大幅に短縮できる。

また、フォトマスク製造用の例えば光学式の露光装置が $1/\alpha$ 倍の縮小投影とすると、転写用のパターン（27）は α 倍に拡大され、この拡大された親パターン（36）が縦横に例えば $\alpha \times \alpha$ 枚の1組の親マスクのパターンに分割される。同様に、他の組の親マスクのパターンも、その拡大された親パターン（36）を分割したパターンである。この結果、前記第1のフォトマスクの製造方法と同様に、各親マスクのパターンの描画データ量は従来の $1/\alpha^2$ 程度に減少し、最小線幅は従来の α 倍となる。従って、各親マスクのパターンはそれぞれ例えば従来の電子ビーム描画装置、又はレーザビーム描画装置を用いて短時間に、少ないドリフトで高精度に描画できる。また、描画装置による描画誤差は、フォトマスク上では $1/\alpha$ に減少するため、原版パターンの精度はより向上する。

この場合、N組の複数枚の親マスクのパターンの一例は、転写用のパターン、又はこの拡大パターンを互いに同じ配列で分割した複数のパターンである。このように同じ配列で分割した親マスクのパターン像を多重露光することで、それらの親マスクの描画装置の描画誤差が平均化されて小さくなる。

また、N組の複数枚の親マスクのパターンの内の少なくとも1組の複数枚の親マスクのパターン（BI1～BI26）を、他の所定の1組の複数枚の親マスクのパターン（PI1～PI26）と分割方法を異ならしめることが望ましい。このように分割方法を変えておくと、フォトマスクの基板上に多重露光されるパターン像は、それらの親マスクのパターン像を投影する投影光学系の露光エリア内の異なる位置で多重露光される。従って、投影光学系のディストーションや、露

光エリア内の位置による転写線幅均一性の誤差が平均化されて、フォトマスクの 패턴の精度が向上する。

また、N組の複数枚の親マスクの图案の内の少なくとも1組の複数枚の親マスクの图案は、他の所定の1組の複数枚の親マスクの图案の継ぎ合わせ領域を含むことが望ましい。これによって、画面継ぎしながら露光する際の継ぎ誤差も平均化されて低減する。

次に、本発明による第3のフォトマスクの製造方法は、デバイス图案を有するフォトマスクの製造方法において、デバイス图案の複数の分割图案の一つ（P1～PN）をマスク基板（4）上に転写し、その一つの分割图案と少なくとも一部が同一の別の分割图案（A1～AN）を、その同一部分が重なるようにマスク基板（4）上に転写するものである。

斯かる本発明によれば、それらの分割图案を電子ビーム描画装置等で描画するものとする、2つの分割图案を重ねて露光することによって、2つの分割图案の描画誤差が平均化されるため、デバイス图案の精度が向上する。更に、それらの分割图案はステップ・アンド・リピート方式等で繰り返して使用できるため、多数のフォトマスクを高速に製造できる。

この場合、それら複数の分割图案はそれぞれ光ビームで露光されると共に、その縮小像が所定のマスク基板（4）上につなぎ合わされて転写されることが望ましい。この縮小投影によって、それらの分割图案の描画誤差がフォトマスク上で小さくなるため、デバイス图案の精度が向上する。

また、基板（4）の表面に複数枚の親マスク（R1～RN）の图案の縮小像を順次転写する際に、フォトマスクの用途（使用される露光装置の方式等）に応じて一括露光型の縮小投影型露光装置、又は走査露光型の縮小投影型露光装置を使い分けることが望ましい。例えばそのフォトマスクがステップ・アンド・スキャン方式のような走査露光型の縮小投影型露光装置で使用される場合、投影像には平行四辺形状の歪（いわゆるスキュー誤差）等が生じることがある。この場合、一括露光型ではスキュー誤差は補正しにくい、そのフォトマスクの基板に複数枚の親マスクの图案を転写する際に、走査露光型の投影露光装置を用いて、そのスキュー誤差を相殺するような歪を与えることによって、そのフォ

マスクを使用した際の歪を低減できるため、重ね合わせ誤差等が小さくなる。

また、基板（４）の表面に複数枚の親マスク（ $R_1 \sim R_N$ ）のパターン（またはパターンの縮小像）を順次転写する際に、そのフォトマスクを使用する投影露光装置の投影光学系（４２）の非回転対称収差とディストーション特性との少なくとも一方に応じてその親マスク（ $R_1 \sim R_N$ ）のパターンの縮小像の結像特性（転写位置、倍率、ディストーション等）をそれぞれ補正することが望ましい。

このように、フォトマスクを使用する露光装置の所定の結像特性の変動量が予め分かっている場合には、フォトマスクの基板上に画面継ぎを行いながら各親マスクのパターン像を転写する際に、その結像特性の変動量を相殺するように各親マスクのパターン像の転写位置、倍率、更にはディストーション等を調整することで、最終的にそのフォトマスクを用いて露光されるデバイスパターンの歪等が小さくなり、重ね合わせ精度等が向上する。

これに関して、フォトマスクを多数枚製造して、これらのフォトマスクをミックス・アンド・マッチ方式等で複数台の投影露光装置で使用する場合もある。この場合に、それぞれの投影露光装置で良好な重ね合わせ精度が得られるように、それらのフォトレジストを使用する予定の少なくとも２台の投影露光装置の投影像のディストーション特性等の平均的な特性に応じて、各親マスクのパターンをつなぎ合わせて転写する際の転写位置や像特性等を調整することが望ましい。

次に、フォトマスクは更に縮小投影で使用されることが望ましい。フォトマスクは、例えば $1/\beta$ 倍（ β は 1 より大きい整数、又は半整数等）の縮小投影で使用されるものとして、フォトマスクを製造するための露光装置の縮小倍率を $1/\alpha$ 倍（ α は β と同様に 1 より大きい整数、又は半整数等）であるとする、各親マスクのパターンの描画誤差は、最終的に露光されるデバイスパターン上で $1/(\alpha \cdot \beta)$ 倍に縮小される。従って、デバイスパターンの最小線幅を仮に現在の $1/2$ にするような場合にも、各親マスクのパターン（分割パターン）を電子ビーム描画装置、又はレーザービーム描画装置等を用いて必要な精度で容易に、かつ短時間に描画できる。従って、パターンルールが更に微細化しても、必要な精度で所望のデバイスパターンを露光できる。

また、それら親マスク（分割パターン）の一部を位相シフトレチクル等として

もよく、更に親マスク毎に結像特性を最適化することが望ましい。

次に、本発明による第4のフォトマスクの製造方法は、所定の転写用回路パターン形成されたフォトマスク（WR）の製造方法において、その転写用回路パターン内の1個、又は複数個の回路ブロックにそれぞれ対応する1個、又は複数個のパターンユニット（Pa, PB, Pc）を含む所定のパターンが形成された親マスク（MR1）を形成し、そのフォトマスク（WR）用の基板（50）にその親マスク（MR1）のパターンから選択されたそのパターンユニットの投影像を所定の位置関係で転写するものである。

斯かる本発明によって、いわゆるASICやシステムLSI等の多品種少量生産の複数種類のデバイス用のフォトマスク（ワーキングレチクル）を製造する場合、フォトマスク自体は各品種毎に製造する必要がある。しかし、それら複数のデバイスは、品種毎に、転写するパターン（ワーキングレチクルのパターン）が、全て完全に異なる訳ではなく、異品種間でも共通のCPU部や、RAM部といった回路ブロックを有していることが多い。また、CPU部やRAM部を有さない異品種のデバイスであっても、CPU部等よりは小規模であるが、何等かの共通の回路ブロック（小規模回路ユニット）を有しているのが一般的である。

そこで本発明による第4のフォトマスクの製造方法では、その親マスク（マスターレチクル）には、そのフォトマスクに形成すべきパターン内の所定の回路ブロックに対応するパターンユニットを形成しておく。そして、そのフォトマスクの基板（50）上にマスク材料を形成し、この上に感光材料を塗布した後、その基板上のその回路ブロックを形成すべき位置に、その親マスク中の対応するパターンユニットの投影像を転写し、他の部分にもそれぞれ対応するパターンの転写、又は描画を行った後、その感光材料の現像、及び残された感光材料をマスクとするエッチング等を行うことによって、短時間に、ひいては低コストでそのフォトマスクが製造される。

この場合、その回路ブロックは、一例として集積回路中のCPUコア部、RAM部、ROM部、又はスタンダードセル用の標準的な回路ブロックの何れかに対応するものである。一般にASIC等は、CPUコア部、又はRAM部等を共通に備えていることが多いため、本発明による親マスクは、多くの種類のデバイス

を製造する際に使用されるフォトマスク（ワーキングレチクル）を製造する際に共通に使用することができ、各デバイスの製造コストを低減できる。

また、その親マスクとして、その転写用回路パターン内の互いに異なる回路ブロックにそれぞれ対応する異なるパターンユニット（ P_a , P_f ）が形成された複数枚の親マスク（ MR_1 , MR_2 ）を用意し、そのフォトマスク用の基板（50）にこれら複数枚の親マスクのパターンから選択されたそのパターンユニットの投影像を順次所定の位置関係で転写することが望ましい。このように複数枚の親マスクのパターンユニットの投影像を組み合わせることで、全体として少ない枚数の親マスクを用いて多くの種類のデバイスを短時間に製造できる。

即ち、その親マスク（ MR_1 ）は、複数種類のフォトマスク（ WR , WR_1 ）を製造する際に使用されることが望ましい。これによって、各フォトマスクの製造期間が短縮され、製造コストが低減できる。

なお、新しい品種のASIC等のデバイスに対しては、新規回路部分を備えた親マスク（マスターレチクル）を新たに製造する必要があるが、それでもその新しい品種のデバイスの大部分の回路ブロックのパターンは、既存の親マスクのパターンユニットの露光転写で形成されることと、新規の親マスクに描画しなければならないパターンユニットの個数は少なくて済むこととにより、その新しい品種のデバイス用のフォトマスクの大幅な製造時間の短縮と、コスト削減とが可能になる。

また、その親マスクのパターンユニットの縮小像がそのフォトマスク用の基板（50）に転写されると共に、そのフォトマスクは更に縮小投影で使用されることが望ましい。そして、前記のようにその親マスクのパターンが例えば $1/\alpha$ （ α は例えば4、又は5等）の縮小投影で使用されるときには、そのフォトマスク上での親マスクのパターンの描画誤差も $1/\alpha$ になる。従って、その親マスクのパターンを描画する際に、例えばレーザービーム描画装置のように電子線描画装置に比べて高スループットの描画装置を使用できる。また、そのフォトマスクが更に縮小投影で使用されるため、その親マスクのパターンの描画誤差の影響は更に低減され、より微細なデバイスを高精度に製造できる。

また、そのフォトマスク用の基板（50）上でその親マスクのパターンユニッ

トの像が転写される領域以外の領域の少なくとも一部で、所定のスポットに絞られた露光ビームを用いてその転写用回路パターンの一部を描画するようにしてもよい。そのフォトマスクのパターン中には基本的なパターンユニットをつなぐための配線、又は各デバイスに特有の小規模なパターン等が混じっていることがある。このような配線や小規模なパターン等を新たにパターンユニットとして備えたマスクを製造するのは煩雑であることがある。このような場合に、その配線、又は小規模なパターンのみはレーザビーム等の描画によって形成することで、種々のフォトマスクの製造時間を短縮でき、製造コストも低減できる。

次に、本発明によるフォトマスクの製造装置は、複数枚のマスク（R 1～R N）を収納するマスク収納装置（16～18）と、このマスク収納装置から選択された1枚のマスクが載置されるマスクステージ（2）と、このマスクステージ上のマスクのパターンの縮小像をフォトマスク用の基板（4）上に投影する投影光学系（3）と、その基板をその投影光学系の光軸に垂直な平面上で位置決めする基板ステージ（6）と、それら複数枚のマスクのパターンの縮小像の画面継ぎをその基板上で行うためにそのマスクステージ（2）上のマスクとその基板ステージ（6）上の基板との位置合わせを行うアライメント系（14A, 14B）と、を有するものである。

斯かるフォトマスクの製造装置を用いることによって、本発明のフォトマスクの製造方法が実施できる。

この場合、マスク収納装置には一例として、製造対象とするフォトマスクのパターン（27）を拡大したパターンを分割したパターンがそれぞれ形成されている複数枚の親マスク（R 1～R N）が収納される。これによって、それらの親マスクが高速に交換され、短時間に露光を行うことができる。

また、このフォトマスクの製造装置は、マスクのパターン中の任意の位置にある所定形状のパターンを選択し、この選択されたパターンのその投影光学系による縮小像をフォトマスク用の基板（50）上に投影する視野選択系（104）を有し、アライメント系（109A, 109B, FM1）が、その視野選択系で選択された縮小像をその基板上に所定の位置関係で転写するためにそのマスクとその基板ステージ上のその基板との位置合わせを行うことが望ましい。

更に、その製造装置には、その基板上の所望の部分にスポット状に絞られた露光ビーム（レーザビーム、電子線等）を照射する露光ビーム照射系（LA1, AM1, 121, 120）を設けることが望ましい。そのマスクからの転写にそぐわない配線等の回路パターンは、露光ビームの描画によって容易に形成できる。

また、本発明によるデバイスの製造方法は、所定のパターンを基板（W）上に形成するためのデバイスの製造方法において、所定のパターンを拡大した第1のパターン（27）を更に拡大した第2のパターン（36）を複数枚の親マスクのパターン（P1～PN）に分割し、複数枚の親マスクのパターンを順次画面継ぎを行いながら所定の基板（4）上に縮小投影することによって第1のパターン（27）が形成された実露光用のフォトマスク（34）を製造し、この実露光用のフォトマスクのパターンの縮小像をその基板（W）上に転写するものである。

斯かる本発明によれば、基板（W）上に形成されるデバイスのパターンから第1のパターン（27）への倍率を β 倍（ β は1より大きい整数、半整数等）、第1のパターンから第2のパターン（36）への倍率を α 倍（ α は β と同様に1より大きい整数、半整数等）とすると、それら親マスクのパターンの線幅はデバイスのパターンの線幅の $\alpha \cdot \beta$ 倍となる。従って、それら親マスクのパターンを電子ビーム描画装置等で描画する際の線幅の描画誤差を Δd とすると、デバイスのパターンの線幅の誤差はほぼ $\Delta d / (\alpha \cdot \beta)$ に低減するため、デバイスのパターンを極めて高精度に形成できる。

また、デバイスの製造方法に関して、親マスクが、第2のパターン（36）をそれぞれN組（Nは2以上の整数）の複数枚のパターン（P1～PN, Q1～QN）に分割され、N組の複数枚の親マスクのパターンを順次画面継ぎを行いながら所定の基板（4）上に重ねて縮小投影することによって第1のパターン（27）が形成された実露光用のフォトマスク（34）を製造することが好ましい。

これによれば、N組の親マスクのパターンの縮小像を重ねて転写しているため、平均化効果によってその描画装置の描画誤差、及び親マスクのパターンを縮小転写するための投影光学系のディストーション等の影響も軽減される。

次に、本発明によるデバイスの製造方法は、所定の回路パターンを基板上に形成するためのデバイスの製造方法において、その所定の回路パターンを拡大した

第1の回路パターン中の少なくとも1つの回路ブロックに対応するパターンユニット(Pa)を親マスク(MR1)に形成し、その親マスクのそのパターンユニットを所定の位置関係で所定の基板(50)上に転写することによってその第1の回路パターンが形成された実露光用のフォトマスク(MR)を製造し、この実露光用のフォトマスクのパターンの縮小像をデバイス用の基板(W)上に転写するものである。斯かる本発明によれば、その実露光用のフォトマスクを短時間に、高精度に製造できるため、そのデバイスを短時間に、かつ高精度に製造できる。

図面の簡単な説明

図1は、本発明の実施の形態の一例のワーキングレチクル(フォトマスク)の製造工程の説明に供する図である。

図2は、図1の実施の形態の一例でそのワーキングレチクルを製造する際に使用される光学式の縮小投影型露光装置を示す一部を切り欠いた構成図である。

図3は、図2の投影露光装置において、マスターレチクルのアライメントを行う場合を示す一部を切り欠いた要部の斜視図である。

図4は、図2の投影露光装置において、マスターレチクルの親パターンの縮小像を基板4上に投影する場合を示す要部の斜視図である。

図5(a)は、実施の形態で製造されるワーキングレチクルを使用する投影露光装置の結像特性の誤差の一例を示す図、(b)は、その結像特性の誤差を相殺するために、ワーキングレチクル上での親パターンの縮小像の結像特性を補正する方法を示す図である。

図6(a)は、実施の形態で製造されるワーキングレチクルを使用する投影露光装置の結像特性の誤差の他の例を示す図、(b)は、その結像特性の誤差を相殺するために、ワーキングレチクル上での親パターンの縮小像の結像特性を補正する方法を示す図である。

図7は、本発明の実施の形態の他の例のワーキングレチクル(フォトマスク)の製造工程の説明に供する図である。

図8(a)は、実施の形態の一例で基板4上に露光される第1組の親パターンの縮小像を示す平面図、(b)は、その上に重ねて露光される第2組の親パター

ンの縮小像を示す平面図である。

図9 (a) は、実施の形態の他の例で基板4上に露光される第1組の親パターンの縮小像を示す平面図、(b) は、その上に重ねて露光される第2組の親パターンの縮小像を示す平面図、(c) は、二重露光された像の一部の拡大図である。

図10は、投影光学系の露光エリア内の異なる位置の像を同じ位置に重ねて露光することによってディストーションが低減することの説明図である。

図11 (a) は、実施の形態の更に別の例で基板4上に露光される第1組の親パターンの縮小像を示す平面図、(b) は、その上に重ねて露光される第2組の親パターンの縮小像を示す平面図である。

図12は、実施の形態で製造されるワーキングレチクルのパターンをウエハ上に投影する投影露光装置の要部を示す斜視図である。

図13は、本発明の他の実施の形態であって、(a) は第1のマスタレチクルを示す平面図、(b) は第2のマスタレチクルを示す平面図、(c) は第1のワーキングレチクルを示す平面図、(d) は第2のワーキングレチクルの一部を示す平面図である。

図14は、図13の実施の形態で使用される投影露光装置を示す構成図である。

図15は、図2の投影露光装置において、所定の回路パターンユニットを基板上に転写する場合を示す要部の斜視図である。

図16は、図2の投影露光装置に備えられた描画機構の一例を示す構成図である。

図17は、マスタレチクルMR1のパターンを描画するためのレーザービーム描画装置を示す概略構成図である。

発明を実施するための最良の形態

以下、本発明の好ましい実施形態について図面を参照して説明する。

[第1実施形態]

以下、本発明の第1の実施の形態につき図面を参照して説明する。

図1は、本発明の第1の実施の形態に係るフォトマスクの製造工程を示す図であり、図1において、製造対象とするフォトマスクは、実際に半導体デバイスを

製造する際に使用されるワーキングレチクル 34 である。このワーキングレチクル 34 は、石英ガラス等からなる光透過性の基板の一面に、クロム (Cr)、ケイ化モリブデン (MoSi₂ 等)、又はその他のマスク材料より転写用の原版パターン 27 を形成したものである。また、その原版パターン 27 を挟むように 2 つのアライメントマーク 24 A, 24 B が形成されている。

更に、ワーキングレチクル 34 は、光学式の投影露光装置の投影光学系を介して、 $1/\beta$ 倍 (β は 1 より大きい整数、又は半整数等であり、一例として 4, 5, 又は 6 等) の縮小投影で使用されるものである。即ち、図 1 において、ワーキングレチクル 34 の原版パターン 27 の $1/\beta$ 倍の縮小像 27 W を、フォトレジストが塗布されたウエハ W 上の各ショット領域 48 に露光した後、現像やエッチング等を行うことによって、その各ショット領域 48 に所定の回路パターン 35 が形成される。また、本実施形態では投影露光装置の投影像の非回転対称収差、及びディストーション特性等の結像特性は予め計測されており、この計測結果が後述のようにそのワーキングレチクル 34 の製造時に利用される。以下、フォトマスクとしてのワーキングレチクル 34 の製造方法の第 1 実施形態につき説明する。

図 1 において、まず最終的に製造される半導体デバイスの或るレイヤの回路パターン 35 が設計される。回路パターン 35 は直交する辺の幅が dX , dY の矩形の領域内に種々のライン・アンド・スペースパターン等を形成したものである。本例では、その回路パターン 35 を β 倍して、直交する辺の幅が $\beta \cdot dX$, $\beta \cdot dY$ の矩形の領域よりなる原版パターン 27 をコンピュータの画像データ上で作成する。 β 倍は、ワーキングレチクル 34 が使用される投影露光装置の縮小倍率 ($1/\beta$) の逆数である。なお、ワーキングレチクル 34 が使用される投影露光装置でその縮小像が反転投影されるときは、回路パターン 35 も反転して拡大して原版パターン 27 を得る。

次に、その原版パターン 27 を α 倍 (α は 1 より大きい整数、又は半整数等であり、一例として 4, 5, 又は 6 等) して、直交する辺の幅が $\alpha \cdot \beta \cdot dX$, $\alpha \cdot \beta \cdot dY$ の矩形の領域よりなる親パターン 36 を画像データ上で作成し、その親パターン 36 を縦横にそれぞれ α 個に分割して、 $\alpha \times \alpha$ 個の親パターン P1, P2, P3, ..., PN ($N = \alpha^2$) を画像データ上で作成する。図 1 では、 $\alpha =$

5 の場合が示されている。なお、この親パターン 36 の分割数 α は、必ずしも原版パターン 27 から親パターン 36 への倍率 α に合致させる必要は無い。その後、それらの親パターン P_i ($i = 1 \sim N$) よりそれぞれ電子ビーム描画装置（又はレーザビーム描画装置等も使用できる）用の描画データを生成し、その親パターン P_i をそれぞれ等倍で、親マスクとしてのマスターレチクル R_i 上に転写する。

例えば 1 枚目のマスターレチクル R_1 を製造する際には、石英ガラス等の光透過性の基板の上にクロム、又はケイ化モリブデン等のマスク材料の薄膜を形成し、この上に電子線レジストを塗布した後、電子ビーム描画装置を用いてその電子線レジスト上に 1 番目の親パターン P_1 の等倍像を描画する。その後、電子線レジストの現像を行ってから、エッチング、及びレジスト剥離等を施すことによって、マスターレチクル R_1 上のパターン領域 20 に親パターン P_1 が形成される。この際に、マスターレチクル R_1 上には、親パターン P_1 に対して所定の位置関係で 2 つの 2 次元マークよりなるアライメントマーク 21 A, 21 B を形成しておく。同様に他のマスターレチクル R_i にも、電子ビーム描画装置等を用いてそれぞれ親パターン P_i 、及びアライメントマーク 21 A, 21 B が形成される。このアライメントマーク 21 A, 21 B は、後に画面継ぎを行う際の位置合わせ用に使われる。

このように本実施形態では、電子ビーム描画装置（又はレーザビーム描画装置）で描画する各親パターン P_i は、原版パターン 27 を α 倍に拡大したパターンであるため、各描画データの量は、原版パターン 27 を直接描画する場合に比べて $1/\alpha^2$ 程度に減少している。更に、親パターン P_i の最小線幅は、原版パターン 27 の最小線幅に比べて α 倍（例えば 5 倍、又は 4 倍等）であるため、各親パターン P_i は、それぞれ従来の電子線レジストを用いて電子ビーム描画装置によって短時間に、かつ高精度に描画できる。また、一度 N 枚のマスターレチクル $R_1 \sim R_N$ を製造すれば、後は後述のようにそれらを繰り返し使用することによって、必要な枚数のワーキングレチクル 34 を製造できるため、マスターレチクル $R_1 \sim R_N$ を製造するための時間は、大きな負担ではない。

即ち、それら N 枚のマスターレチクル R_i の親パターン P_i の $1/\alpha$ 倍の縮小像 P_{Ii} ($i = 1 \sim N$) を、それぞれ画面継ぎを行いながら転写することによっ

てワーキングレチクル34が製造される。

図2は、そのワーキングレチクル34を製造する際に使用される光学式の縮小投影型露光装置を示し、この図2において露光時には、露光光源、照度分布均一化用のフライアイレンズ、照明系開口絞り、レチクルブラインド（可変視野絞り）、及びコンデンサレンズ系等からなる照明光学系1より、露光光ILがレチクルステージ2上のレチクルに照射される。本例のレチクルステージ2上には、 i 番目（ $i=1\sim N$ ）のマスターレチクル R_i が載置されている。なお、露光光としては、水銀ランプの i 線（波長365nm）等の輝線、又はKrFエキシマレーザ（波長248nm）、ArFエキシマレーザ（波長193nm）、若しくはF₂レーザ（波長157nm）等の他、YAGレーザの高調波発生装置等から発生される露光光が使用される。

マスターレチクル R_i の照明領域内のパターンの像は、投影光学系3を介して縮小倍率 $1/\alpha$ （ α は例えば5、又は4等）で、ワーキングレチクル34用の基板4の表面に投影される。基板4は、石英ガラスのような光透過性の基板であり、その表面のパターン領域25（図4参照）にクロム、又はケイ化モリブデン等のマスク材料の薄膜が形成され、このパターン領域25を挟むように位置合わせ用の2つの2次元マークよりなるアライメントマーク24A、24Bが形成されている。また、基板4の表面にマスク材料を覆うようにフォトリソグが塗布されている。以下、投影光学系3の光軸AXに平行にZ軸を取り、Z軸に垂直な平面内で図2の紙面に平行にX軸を、図2の紙面に垂直にY軸を取って説明する。

まず、レチクルステージ2は、この上のマスターレチクル R_i をXY平面内で位置決めする。マスターレチクル R_i の上方にはそのアライメントマーク21A、21Bを検出するアライメントセンサ14A、14B（図2では14Aのみ図示）が配置されるとともに、レチクルステージ2の位置は不図示のレーザ干渉計によって計測され、この計測値、アライメントセンサ14A、14Bの検出結果及び主制御系9からの制御情報によってレチクルステージ2の動作が制御される。一方、基板4は、不図示の基板ホルダ上に真空吸着によって保持され、この基板ホルダは試料台5上に固定され、試料台5はXYステージ6上に固定されている。試料台5は、オートフォーカス方式で基板4のフォーカス位置（光軸AX方向の

位置)、及び傾斜角を制御することによって、基板4の表面を投影光学系3の像面に合わせ込む。また、XYステージ6は、ベース7上で例えばリニアモータ方式でX方向、Y方向に試料台5(基板4)を位置決めする。

試料台5の上部に固定された移動鏡8m、及び対向して配置されたレーザ干渉計8によって試料台5のX座標、Y座標、及び回転角が計測され、この計測値がステージ制御系10、及び主制御系9に供給されている。移動鏡8mは、図3に示すように、X軸の移動鏡8mX、及びY軸の移動鏡8mYを総称するものである。ステージ制御系10は、その計測値、及び主制御系9からの制御情報に基づいて、XYステージ6のリニアモータ等の動作を制御する。

また、本例では、レチクルステージ2の側方に棚状のレチクルライブラリ16が配置され、レチクルライブラリ16内にZ方向に順次配列されたN個の支持板17上にマスターレチクルR1, R2, ..., RNが載置されている。これらのマスターレチクルR1~RNは、それぞれ図1の親パターン36を分割した親パターンP1~PNが形成されたレチクル(親マスク)である。レチクルライブラリ16は、スライド装置18によってZ方向に移動自在に支持されており、レチクルステージ2とレチクルライブラリ16との間に、回転自在でZ方向に所定範囲で移動できるアームを備えたレチクルローダ19が配置されている。主制御系9がスライド装置18を介してレチクルライブラリ16のZ方向の位置を調整した後、レチクルローダ19の動作を制御して、レチクルライブラリ16中の所望の支持板17とレチクルステージ2との間で、所望のマスターレチクルR1~RNを受け渡すように構成されている。図2では、レチクルライブラリ16中のi番目のマスターレチクルRiが、レチクルステージ2上に載置されている。

また、主制御系9には、磁気ディスク装置等の記憶装置11が接続され、記憶装置11に露光データファイルが格納されている。露光データファイルには、マスターレチクルR1~RNの相互の位置関係やアライメント情報、及び本例で製造されるワーキングレチクルを使用する投影露光装置の投影像(投影光学系)の結像特性のデータ等が記録されている。

本実施形態の基板4に対する露光時には、基板4上の1番目のショット領域への1番目のマスターレチクルR1の縮小像の露光が終了すると、XYステージ6

のステップ移動によって基板4上の次のショット領域が投影光学系3の露光領域に移動する。これと並行して、レチクルステージ2上のマスターレチクルR1がレチクルローダ19を介してレチクルライブラリ16に戻され、次の転写対象のマスターレチクルR2がレチクルライブラリ16からレチクルローダ19を介してレチクルステージ2上に載置される。そして、アライメントセンサ14A, 14BによってマスターレチクルR2のアライメントが行われた後、そのマスターレチクルR2の縮小像が投影光学系3を介して基板4上の当該ショット領域に投影露光され、以下ステップ・アンド・リピート方式で基板4上の残りのショット領域に、順次対応するマスターレチクルR2～RNの縮小像の露光が行われる。

なお、図2の投影露光装置は一括露光型であるが、その代わりにステップ・アンド・スキャン方式のような走査露光型の縮小投影型露光装置を使用してもよい。走査露光型では、露光時にマスターレチクルと基板4とが投影光学系3に対して縮小倍率比で同期走査される。走査露光型の露光装置を用いることによって、後述のように、一括露光型では補正が難しい誤差（スキュー誤差等）も補正できる場合がある。

さて、このようにマスターレチクルR1～RNの縮小像を基板4上に露光する際には、隣接する縮小像間の画面継ぎ（つなぎ合わせ）を高精度に行う必要がある。このためには、各マスターレチクルR_i（ $i=1\sim N$ ）と、基板4上の対応するショット領域（S_iとする）とのアライメントを高精度に行う必要がある。このアライメントのために、本例の投影露光装置にはレチクル及び基板用のアライメント機構が備えられている。

図3は、本実施形態のレチクルのアライメント機構を示し、この図3において、試料台5上で基板4の近傍に光透過性の基準マーク部材12が固定され、基準マーク部材12上にX方向に所定間隔で例えば十字型の1対の基準マーク13A, 13Bが形成されている。また、基準マーク13A, 13Bの底部には、露光光ILから分岐された照明光で投影光学系3側に基準マーク13A, 13Bを照明する照明系が設置されている。マスターレチクルR_iのアライメント時には、図2のXYステージ6を駆動することによって、図3に示すように、基準マーク部材12上の基準マーク13A, 13Bの中心がほぼ投影光学系13の光軸AXに

合致するように、基準マーク 13 A, 13 B が位置決めされる。

また、マスターレチクル R_i のパターン面（下面）のパターン領域 20 を X 方向に挟むように、一例として十字型の 2 つのアライメントマーク 21 A, 21 B が形成されている。基準マーク 13 A, 13 B の間隔は、アライメントマーク 21 A, 21 B の投影光学系 3 による縮小像の間隔とほぼ等しく設定されており、上記のように基準マーク 13 A, 13 B の中心をほぼ光軸 A X に合致させた状態で、基準マーク部材 12 の底面側から露光光 I L と同じ波長の照明光で照明することによって、基準マーク 13 A, 13 B の投影光学系 3 による拡大像がそれぞれマスターレチクル R_i のアライメントマーク 21 A, 21 B の近傍に形成される。

これらのアライメントマーク 21 A, 21 B の上方に投影光学系 3 側からの照明光を ±X 方向に反射するためのミラー 22 A, 22 B が配置され、ミラー 22 A, 22 B で反射された照明光を受光するように T T R（スルー・ザ・レチクル）方式で、画像処理方式のアライメントセンサ 14 A, 14 B が備えられている。アライメントセンサ 14 A, 14 B はそれぞれ結像系と、C C D カメラ等の 2 次元の撮像素子とを備え、その撮像素子がアライメントマーク 21 A, 21 B、及び対応する基準マーク 13 A, 13 B の像を撮像し、その撮像信号が図 2 のアライメント信号処理系 15 に供給されている。

アライメント信号処理系 15 は、その撮像信号を画像処理して、基準マーク 13 A, 13 B の像に対するアライメントマーク 21 A, 21 B の X 方向、Y 方向への位置ずれ量を求め、これら 2 組の位置ずれ量を主制御系 9 に供給する。主制御系 37 は、その 2 組の位置ずれ量が互いに対称に、かつそれぞれ所定範囲内に収まるようにレチクルステージ 2 の位置決めを行う。これによって、基準マーク 13 A, 13 B に対して、アライメントマーク 21 A, 21 B、ひいてはマスターレチクル R_i のパターン領域 20 内の親パターン P_i（図 1 参照）が位置決めされる。

言い換えると、マスターレチクル R_i の親パターン P_i の投影光学系 3 による縮小像の中心（露光中心）は、実質的に基準マーク 13 A, 13 B の中心（ほぼ光軸 A X）に位置決めされ、親パターン P_i の輪郭（パターン領域 20 の輪郭）

の直交する辺はそれぞれX軸、及びY軸に平行に設定される。この状態で図2の主制御系9は、レーザ干渉計8によって計測される試料台5のX方向、Y方向の座標(X_{F0} , Y_{F0})を記憶することで、マスターレチクルR_iのアライメントが終了する。この後は、親パターンP_iの露光中心に、試料台5上の任意の点を移動することができる。

また、図2において、投影光学系PLの側面に、基板4上のマークの位置検出を行うために、オフ・アクシス方式で、画像処理方式のアライメントセンサ23も備えられている。アライメントセンサ23は、フォトレジストに対して非感光性で広帯域の照明光で被検マークを照明し、被検マークの像をCCDカメラ等の2次元の撮像素子で撮像し、撮像信号をアライメント信号処理系15に供給する。なお、アライメントセンサ23の検出中心とマスターレチクルR_iのパターンの投影像の中心(露光中心)との間隔(ベースライン量)は、基準マーク部材12上の所定の基準マークを用いて予め求められて、主制御系9内に記憶されている。

図3に示すように、基板4上のX方向の端部に例えば十字型の2つのアライメントマーク24A, 24Bが形成されている。そして、マスターレチクルR_iのアライメントが終了した後、XYステージ6を駆動することによって、図2のアライメントセンサ23の検出領域に順次、図3の基準マーク13A, 13B、及び基板4上のアライメントマーク24A, 24Bを移動して、それぞれ基準マーク13A, 13B、及びアライメントマーク24A, 24Bのアライメントセンサ23の検出中心に対する位置ずれ量を計測する。また、基準マーク13A, 13B及びアライメントマーク24A, 24Bをそれぞれアライメントセンサ23で検出したときの試料台5の位置をレーザ干渉計8で計測しておく。これらの計測結果は主制御系9に供給され、これらの計測結果を用いて主制御系9は、基準マーク13A, 13Bの中心がアライメントセンサ23の検出中心に合致するときの試料台5の座標(X_{P0} , Y_{P0})、及びアライメントマーク24A, 24Bの中心がアライメントセンサ23の検出中心に合致するときの試料台5の座標(X_{P1} , Y_{P1})を求める。これによって、基板4のアライメントが終了する。

この結果、基準マーク13A, 13Bの中心とアライメントマーク24A, 24Bの中心とのX方向、Y方向の間隔は($X_{P0} - X_{P1}$, $Y_{P0} - Y_{P1}$)と

なる。そこで、マスターレチクル R_i のアライメント時の試料台5の座標(XF_0 , YF_0)に対して、その間隔($XP_0 - XP_i$, $YP_0 - YP_i$)分だけ図2のXYステージ6を駆動することによって、図4に示すように、マスターレチクル R_i のアライメントマーク21A, 21Bの投影像の中心(露光中心)に、基板4のアライメントマーク24A, 24Bの中心(基板4の中心)を高精度に合致させることができる。この状態から、図2のXYステージ6を駆動して試料台5をX方向、Y方向に移動することによって、基板4上の中心に対して所望の位置にマスターレチクル R_i の親パターン P_i の縮小像 PI_i を露光できる。

即ち、図4は、 i 番目のマスターレチクル R_i の親パターン P_i を投影光学系3を介して基板4上に縮小転写する状態を示し、この図4において、基板4の表面のアライメントマーク24A, 24Bの中心を中心として、X軸及びY軸に平行な辺で囲まれた矩形のパターン領域25が、主制御系9内で仮想的に設定される。パターン領域25の大きさは、図1の親パターン36を $1/\alpha$ 倍に縮小した大きさであり、パターン領域25が、X方向、Y方向にそれぞれ α 個に均等に分割されてショット領域 $S_1, S_2, S_3, \dots, S_N$ ($N = \alpha^2$)が仮想的に設定される。ショット領域 S_i ($i = 1 \sim N$)の位置は、図1の親パターン36を仮に図4の投影光学系3を介して縮小投影した場合の、 i 番目の親パターン P_i の縮小像 PI_i の投影位置に設定されている。

そして、本実施形態のワーキングレチクル34を使用する投影露光装置の投影像の結像特性が理想的である場合、主制御系9は図2のXYステージ6を駆動することによって、図4において、基板4上の i 番目のショット領域 S_i の中心を、上記のアライメントによって求められているマスターレチクル R_i の親パターン P_i の縮小像 PI_i の露光中心に合わせ込む。その後、主制御系9は図2の照明光学系1内の露光光源の発光を開始させて、その親パターン P_i の縮小像を基板4上のショット領域 S_i に露光する。図4においては、基板4のパターン領域25内で既に露光された親パターンの縮小像は実線で示され、未露光の縮小像は点線で示されている。

このようにして、図2の N 個のマスターレチクル $R_1 \sim R_N$ の親パターン $P_1 \sim P_N$ の縮小像を、順次基板4上の対応するショット領域 $S_1 \sim S_N$ に露光する

ことで、各親パターンP 1～P Nの縮小像は、それぞれ隣接する親パターンの縮小像と画面継ぎを行いながら露光されたことになる。これによって、基板4上に図1の親パターン36を $1/\alpha$ 倍で縮小した投影像26が露光される。その後、基板4上のフォトリソを現像して、エッチング、及び残っているレジストパターンの剥離等を施すことによって、基板4上の投影像26は、図12に示すような原版パターン27となって、ワーキングレチクル34が完成する。

ところで、1枚の基板4の露光に際しては、マスターレチクルR iの交換に関わらず、基板4は試料台5上に固接されており、その位置は、レーザ干渉計8により正確に計測されている。従って、1枚の基板4の露光中に、基準マーク13 A、13 Bと基板4との位置関係が変化することはないので、マスターレチクルR iの交換時には、マスターレチクルR iを基準マーク13 A、13 Bに対して位置合わせすればよく、必ずしも1枚のマスターレチクル毎に、基板4上のアライメントマーク24 A、24 Bの位置を検出する必要はない。この場合にも、各マスターレチクルR i上の親パターンP iは、基準マーク13 A、13 Bとの位置合わせと、レーザ干渉計8によりモニタされたステージ制御系10によるXYステージ6の位置制御により、相互に正確な位置関係を保って露光される。従って、その各パターン間の継ぎ精度も、高精度となることは言うまでもない。

なお、基板4上には必ずしも予めアライメントマーク24 A、24 Bを形成しておかなくともよい。この際に、上記のようにマスターレチクルR iの親パターンを基板4上につなぎ合わせて縮小転写する際には、各マスターレチクルR i上の所定のマーク（例えばアライメントマーク21 A、21 B）も縮小転写し、隣接するマスターレチクルの親パターンの縮小像を転写する際にそのマークの潜像の位置を検出し、この検出結果よりその隣接するマスターレチクルの親パターンの縮小像の転写位置の補正を行うようにしてもよい。なお、アライメントマーク24 A、24 Bと前述したマークの潜像の両方を用いて、次の親パターンの縮小像を転写すべき基板4上のショット領域の位置を決定するようにしてもよい。アライメントマーク24 A、24 Bは、複数枚のマスターレチクルを用いてそのパターンをそれぞれ基板4上に転写するのに先立ち、レーザビーム描画装置又は電子ビーム描画装置等によって基板4上に予め形成されている。

さらに、 m 番目 ($N \geq m \geq 3$ なる整数) 以降のマスターレチクル R_i の親パターンを基板 4 上に縮小転写するときには、既に $(m-1)$ 個の親パターンの縮小像が基板 4 上に転写されているので、その $(m-1)$ 個の親パターンの転写像の全て、あるいはその一部についてそれぞれマークの潜像を検出してその位置情報を得るとともに、この複数の位置情報を平均化処理、あるいは統計処理して、 m 番目の親パターンの縮小像を転写すべき基板 4 上のショット領域 (試料台 5) の位置を決定してもよい。このとき、例えば $(m-1)$ 個の親パターンの縮小像が転写されたショット領域の全て、あるいはその一部の各々と、 m 番目の親パターンの縮小像が転写されるショット領域との距離に応じた重みを、その全てあるいは一部のショット領域でそれぞれ検出されるマークの潜像の位置情報に与えた上で平均化処理、あるいは統計処理を行って、 m 番目の親パターンの縮小像を転写すべき基板 4 上のショット領域の位置を決定してもよい。また、前述の平均化処理あるいは統計処理に先立ち、 $(m-1)$ 個の親パターンの縮小像が転写されたショット領域のうち、 m 番目の親パターンの縮小像が転写されるショット領域と隣接する少なくとも 1 つのショット領域のみを選択し、この選択されたショット領域のマークの潜像を検出してその位置情報を得るようにしてもよい。

なお、マスターレチクル R_i に形成するマークは 2 つに限られるものではなく、その数は 1 つ、又は 3 つ以上であってもよい。また、 $(m-1)$ 個の親パターンの縮小像が転写されたショット領域でそれぞれ検出すべきマークは 2 つに限られるものではなく、その数は 1 つ、又は 3 つ以上であってもよい。このとき、ショット領域毎に検出すべきマークの数を異ならせてもよい。さらに、親パターンの縮小像が転写された 1 つのショット領域に形成される全てのマークを検出してもよいし、あるいは一部のマークのみを検出してもよい。このとき、ショット領域毎にその検出すべきマークの配置 (数と位置の少なくとも 1 つ) を異ならせてもよい。また、複数のパターンを基板 4 上でつなぎ合わせて転写する方法は、例えば特開平 5-197158 号公報及び対応する米国特許第 5298761 号に開示されており、本国際出願で指定した指定国、又は選択した選択国の国内法令の許す限りにおいてこの公報及び米国特許の開示を援用して本文の記載の一部とする。

また、図1の原版パターン27に例えば密集パターンと孤立パターンとが形成されている場合、マスターレチクルR1～RN中の1枚のマスターレチクルRaには密集パターンのみが形成され、別の1枚のマスターレチクルRbには孤立パターンのみが形成されることがある。このとき、密集パターンと孤立パターンとは最良の照明条件や結像条件等の露光条件が異なるため、マスターレチクルRiの露光毎に、その親パターンPiに応じて、露光条件、即ち照明光学系1内の開口絞りの形状や大きさ即ち、照明光学系1内のマスターレチクルRiのパターン面に対するフーリエ変換面上での露光光の強度分布、コヒーレンスファクタ(σ 値)、及び投影光学系3の開口数等を最適化するようにしてもよい。この際に、親パターンPiが密集パターン(周期パターン)であるときには変形照明法を採用し、2次光源の形状を輪帯状、あるいは照明光学系の光軸からほぼ等距離だけ離れた複数の局所領域に規定すればよい。なお、レチクルパターンに応じて2次光源の形状や大きさを変更する露光装置は、例えば特開平5-304076号公報及び対応する米国特許第5335044号に開示されており、本国際出願で指定した指定国、又は選択した選択国の国内法令の許す限りにおいてこの公報及び米国特許の開示を援用して本文の記載の一部とする。また、その露光条件を最適化するために、投影光学系3の瞳面付近に例えば光軸を中心とする円形領域で露光光を遮光する光学フィルタ(いわゆる瞳フィルタ)を挿脱したり、又は投影光学系3の像面と基板4の表面とを所定範囲内で相対的に振動させるいわゆる累進焦点法(フレックス法)を併用したりしてもよい。なお、瞳フィルタの挿脱する機構を有する露光装置は、例えば特開平8-8157号公報及び対応する米国特許第5677757号に開示され、累進焦点法を採用する露光装置は、例えば特開平5-13305号公報及び対応する米国特許第5483311号に開示されており、本国際出願で指定した指定国、又は選択した選択国の国内法令の許す限りにおいてこれら公報及び米国特許の開示を援用して本文の記載の一部とする。

また、親マスクを位相シフトマスクとして、照明光学系の σ 値を例えば0.1～0.4程度として、上述の累進焦点法を採用してもよい。

また、フォトマスクはクロムなどの遮光層のみからなるマスクに限られるもの

ではなく、空間周波数変調型（渋谷ーレベンソン型）、エッジ強調型、及びハーフトーン型などの位相シフトマスクであってもよい。特に空間周波数変調型やエッジ強調型では、マスク基板上の遮光パターンに重ね合わせて位相シフターをパターンニングするため、例えばその位相シフター用の親マスクを別途用意しておくことになる。

次に、ワーキングレチクル34を使用する投影露光装置の投影像の結像特性が理想状態から外れている場合について説明する。ワーキングレチクル34を使用する図12に示す投影露光装置が、一括露光型であるとする、その投影光学系42の結像特性には、或る程度の非回転対称収差、又はディストーション等が残存している場合も有り得る。ここでは、投影光学系42の結像特性に、図5(a)に示すように、点線で示す格子状の理想像28が、実線で示す糸巻き型（又は樽型等）の投影像29となるディストーションが残存しているものとする。

図5(a)において、投影光学系の光軸AX1から投影像29上の点29aまでの距離を r 、対応する理想像28上の点28aまでの光軸AX1からの距離を r_0 。とすると、距離 r でのディストーション $D(r)$ は次式で表される。

$$D(r) = (r - r_0) / r \quad (1)$$

従って、距離 r での投影像29の理想像28に対する位置ずれ量は、ほぼ $r \cdot D(r)$ となる。

この場合、本例では、図4に示すように、基板4上に i 番目のマスターレチクル R_i の親パターン P_i の縮小像を投影する際に、そのディストーションを相殺するように、露光位置を本来のショット領域 S_i からX方向、Y方向に横ずれさせておく。

図5(b)は、基板4上のショット領域 S_1, S_2, \dots, S_N の配列を再び示し、この図5(b)において、本来のショット領域 S_5 上に対応する親パターンの縮小像 P_{I5} を投影するものとする。この場合、ショット領域 S_5 の中心から使用される予定の投影光学系の光軸AX1までの距離を r とすると、このショット領域 S_5 をその投影光学系で $1/\beta$ 倍で縮小投影した場合の、投影位置の半径方向の位置ずれ量は、(1)式より $(r/\beta) D(r/\beta)$ となる。また、予めショット領域 S_5 に対して縮小像 P_{I5} の露光位置を $\delta(r)$ だけ位置ずれさせ

ておいた場合の、その投影光学系による位置ずれ量は、 $\delta(r)/\beta$ となる。そこで、この位置ずれ量でそのディストーションを相殺するための条件はつぎのようになる。

$$\delta(r)/\beta = -(r/\beta) D(r/\beta) \quad (2)$$

この(2)式より、位置ずれ量 $\delta(r)$ は次のようになる。

$$\delta(r) = -r \cdot D(r/\beta) \quad (3)$$

この式において、 $D(r/\beta)$ が正の値である場合のマイナス符号は、縮小像P I 5を光軸AX方向に位置ずれさせることを意味する。同様に、例えば、ショット領域S 7においても、対応する縮小像P I 7の露光位置を(3)式を満たすように位置ずれさせておき、他のショット領域でも同様に縮小像を位置ずれさせておく。なお、光軸AX 1上のショット領域S 1 3では、縮小像P I 1 3の位置を変化させる必要は無い。これによって、図5(a)のディストーションは相殺されて、理想像2 8が露光される。

なお、図5(a)より分かるように、投影像2 9中で光軸AX Iからの距離がrの位置にある部分領域は、倍率も $\Delta\beta(r)$ だけ変化していると共に、微妙に非回転対称な歪も発生している。そこで、図4の投影露光装置の投影光学系3には、例えば投影光学系3内の所定のレンズエレメントを駆動する等の補正機構を設けて、投影倍率やディストーションを所定範囲で制御できるようにしておくことが望ましい。そして、例えば図5(b)のショット領域S 5に縮小像P I 5を露光する際には、図4の投影露光装置を用いて露光位置を $\delta(r)$ だけずらすのみならず、対応する倍率誤差 $\Delta\beta(r/\beta)$ を相殺するように投影光学系3の倍率を補正しておくと共に、対応する部分的な歪をできるだけ相殺するように投影光学系3のディストーション特性も補正しておく。これによって、図5(a)のディストーションを全体としてより高精度に相殺できるようになる。

次に、図1 2の投影露光装置が例えばステップ・アンド・スキャン方式のような走査露光型であるとして、その投影像の結像特性には、図6(a)に示すように、点線で示す矩形の理想像3 0が、実線で示す平行四辺形状の投影像3 1となるいわゆるスキュー誤差が残存している場合につき説明する。

図6(a)において、投影像3 1の中心は、理想像3 0の中心3 5と同じであ

るが、投影像 3 1 は理想像 3 0 に対して走査方向の軸である Y 軸に対して時計周りに角度 ϕ だけ歪んでいる。これは、レチクルと被露光基板との走査方向がずれている場合に生じる、走査露光方式に特有の誤差（非回転対称収差の一例とも言える）であり、例えば投影像 3 1 の周辺部の部分像 3 1 a は、理想的な部分像 3 0 a に対して、 $-X$ 方向に $\delta X 1$ だけ横ずれすると共に、角度 ϕ だけ平行四辺形状に歪んでいる。

この場合、本実施形態では、図 4 において、基板 4 上にマスターレチクル R 1 ~ R N の親パターンの縮小像を順次投影する投影露光装置として、Y 方向を走査方向とするステップ・アンド・スキャン方式の投影露光装置を使用する。そして、例えば図 6 (a) の部分像 3 1 a に対応するマスターレチクル R 2 1 の親パターンの縮小像 P I 2 1 を露光する際に、その横ずれ量 $\delta X 1$ 、及び角度 ϕ の誤差を相殺するように結像特性を補正する。

図 6 (b) の点線の配列 3 2 は、基板 4 上の設計上のショット領域の配列を示し、この図 6 (b) において、図 6 (a) の部分像 3 0 a に対応する設計上のショット領域 S 2 1 上に親パターンの縮小像 P I 2 1 を投影するものとする。この場合、このショット領域 S 2 1 をその投影光学系で $1/\beta$ 倍で縮小投影した場合の横ずれ量は $\delta X 1$ であるため、予めショット領域 S 2 1 に対して縮小像 P I 2 1 の露光位置を $\delta X 2$ だけ位置ずれさせておいた場合の、その投影光学系による位置ずれ量は、 $-\delta X 2/\beta$ となる（マイナス符号は反転投影による）。そこで、この位置ずれ量でその横ずれ量 $\delta X 1$ を相殺するための条件は次のようになる。

$$-\delta X 2/\beta = -\delta X 1 \quad (4)$$

この (4) 式より、位置ずれ量 $\delta X 2$ は、 $\beta \cdot \delta X 1$ となる。

更に、本実施形態では、縮小像 P I 2 1 を露光する際に、走査方向を Y 方向として、マスターレチクルと基板 4 との走査方向をずらすことによって、縮小像 P I 2 1 を Y 軸に対して反時計周りに角度 ϕ だけ歪ませる。同様に、他のショット領域においても、対応する縮小像の露光位置を横ずれさせると共に、Y 軸に対して反時計周りに角度 ϕ だけ歪ませる。これによって、図 6 (a) のスキュー誤差は実質的に相殺されて、理想像 3 0 が露光される。なお、前述した倍率誤差や像歪などを補正する走査露光装置は、例えば特開平 6-310399 号公報、特開

平7-57991号公報及び対応する米国特許出願08/233319（出願日：1994年4月26日）に開示されており、本国際出願で指定した指定国、又は選択した選択国の国内法令の許す限りにおいてこれら公報及び米国特許出願の開示を援用して本文の記載の一部とする。

〔第2実施形態〕

次に、本発明の第2の実施の形態につき図面を参照して説明する。

図7は、本発明の第2の実施の形態に係るフォトマスクの製造工程を示す図であり、図7において、製造対象とするフォトマスクは、図1と同様に、実際に半導体デバイスを製造する際に使用されるワーキングレチクル34である。この第2実施形態が第1実施形態と異なる点は、親マスクとしてのマスターレチクルがM組（Mは2以上の整数）作製され、これら複数組のマスターレチクル R_i , $Q_i \dots$ を用いてワーキングレチクル34を製造する点にある。

図7において、図1と同様に、まず回路パターン35を β 倍して、直交する辺の幅が $\beta \cdot dX$, $\beta \cdot dY$ の矩形の領域よりなる原版パターン27を作成し、次に、その原版パターン27を α 倍して、直交する辺の幅が $\alpha \cdot \beta \cdot dX$, $\alpha \cdot \beta \cdot dY$ の矩形の領域よりなる親パターン36を作成し、次に、その親パターン36を分割して $\alpha \times \alpha$ 個の親パターン $P_1, P_2, P_3, \dots, P_N$ ($N = \alpha^2$)を作成し、それらの親パターン P_i ($i = 1 \sim N$)をそれぞれ等倍で、第1組のN枚の親マスクとしてのマスターレチクル R_i 上に転写する。マスターレチクル R_i に関しては、図1に示すものと同様である。

次に、その親パターン36を分割した親パターン P_1, P_2, \dots, P_N の描画データを再び使用して、その親パターン P_i をそれぞれ等倍で、第2組のN枚の親マスクとしてのマスターレチクル Q_i 上に転写する。第2組のマスターレチクル $Q_1 \sim Q_N$ 上の親パターン $P_1 \sim P_N$ を、以下では区別するために親パターン $A_1 \sim A_N$ と呼ぶ。

このように本実施形態では、各親パターン P_i 及び A_i が原版パターン27と比較して各描画データの量が $1/\alpha^2$ 程度に減少し、また最小線幅が α 倍であるため、各親パターン P_i , A_i が短時間に、かつ高精度に描画できる。またマスターレチクル $R_1 \sim R_N$, $Q_1 \sim Q_N$ の製造後はそれらを繰り返し使用すること

によってワーキングレチクル34を製造できるため、マスターレチクルR1～RN, Q1～QNを製造するための時間は、大きな負担ではない。

即ち、N枚の第1組のマスターレチクルR_iの親パターンP_iの1/α倍の縮小像P I_i (i=1～N)を、それぞれ画面継ぎを行いながら基板4上に転写した後、N枚の第2組のマスターレチクルQ_iの親パターンA_iの1/α倍の縮小像A I_i (i=1～N)を、それぞれ画面継ぎを行いながら基板4上に重ねて転写することによってワーキングレチクル34が製造される。

第2実施形態においても、ワーキングレチクル34を製造する際には図2に示す縮小投影型露光装置が使用され、レチクルステージ2上には、第1組のi番目 (i=1～N)のマスターレチクルR_iが載置される。また、レチクルライブラリ16内には、Z方向に順次配列された2・N個の支持板17上に第1組のマスターレチクルR1～RN、及び第2組のマスターレチクルQ1～QNが載置され、主制御系9により動作が制御されたレチクルローダ19が、レチクルライブラリ16中の所望の支持板17とレチクルステージ2との間で、所望のマスターレチクルR1～RN, Q1～QNの受け渡しを行う。この場合、主制御系9の記憶装置11には、マスターレチクルQ1～QNの相互の位置関係やアライメント情報が記録されていることは勿論である。

本実施形態の基板4に対する露光時には、ステップ・アンド・リピート方式で基板4の各ショット領域に第1組のマスターレチクルR1～RNの縮小像の露光が行われ、次いで、基板4上には第2組のマスターレチクルQ1～QNの縮小像が重ねて露光される。なお、一括露光型の代わりにステップ・アンド・スキャン方式のような走査露光型の縮小投影型露光装置を使用してもよいことは勿論である。また、図2及び図3に示すアライメント機構は、マスターレチクルR1～RNだけでなく、マスターレチクルQ1～QNの縮小像間における高精度な画面継ぎ(つなぎ合わせ)も行うのに用いられる。このアライメントには、マスターレチクルR_iの場合と同様に、マスターレチクルQ_iに形成された十字型の2つのアライメントマークが用いられる。

このようにして、第1組のN個のマスターレチクルR1～RNの親パターンP1～PNの縮小像を、順次基板4上の対応するショット領域S1～SNに露光す

ることで、図8 (a) に示すように、各親パターンP 1～P N (図8 (a) ではN=25) の縮小像P I 1～P I Nは、それぞれ隣接する親パターンの縮小像と画面継ぎを行いながら露光されたことになる。図8 (a) において、縮小像P I 1～P I Nをつなぎ合わせた像は、図7の親パターン36を $1/\alpha$ 倍で縮小した投影像26Pである。

その後、同様にアライメントを行うことによって、図7の第2組のN個のマスタレチクルQ 1～Q Nの親パターンA 1～A Nの縮小像A I 1～A I Nが、図8 (b) に示すように、図8 (a) の縮小像P I 1～P I N上に重ねて露光される。図8 (b) において、縮小像A I 1～A I Nをつなぎ合わせた像も、図7の親パターン36を $1/\alpha$ 倍で縮小した投影像26Aである。その後、基板4上のフォトリソを現像して、エッチング、及び残っているレジストパターンの剥離等を施すことによって、基板4上の投影像26P, 26Aは、図12に示すような原版パターン27となって、ワーキングレチクル34が完成する。

なお、本実施形態においても、基板4上には必ずしも予めアライメントマーク24A, 24Bを設けておく必要はない。この場合、マスタレチクルR i, Q iの親パターンを縮小転写する際には、各マスタレチクルR i, Q i上の所定のマーク (例えばアライメントマーク21A, 21B) も縮小転写し、隣接するマスタレチクルの親パターンの縮小像を転写する際にそのマークの潜像の位置を検出し、この検出結果よりその隣接するマスタレチクルの親パターンの縮小像の転写位置の補正を行うようにしてもよい。なお、アライメントマーク24A, 24Bと前述したマークの潜像の両方を用いて、次の親パターンの縮小像を転写すべき基板4上のショット領域の位置を決定するようにしてもよい。また、前述の第1実施形態と全く同様に、親パターンの縮小像が転写された少なくとも2つのショット領域でそれぞれマークの潜像を検出して得られる位置情報を平均化処理、あるいは統計処理して次の親パターンの縮小像を転写すべき基板4上のショット領域の位置を決定するようにしてもよい。

また、本例では基板4上の1つのショット領域を2組のマスタレチクルQ i, A iを用いて二重露光する。従って、マスタレチクルQ iを用いる第1露光によって基板4に与える露光量と、マスタレチクルA iを用いる第2露光によっ

て基板 4 に与える露光量とを等しくする。即ちフォトリジストの感度特性に応じ
て決定される適正露光量の半分に設定しておくことが望ましい。但し、第 1 及び
第 2 露光によって基板 4 に与える露光量の総和が前述の適正露光量になればよく、
第 1 露光と第 2 露光とで基板 4 に与える露光量を異ならせてもよい。また、例え
ば第 1 露光によって基板 4 に与えられた露光量が目標値（適正露光量の半分）に
達していないときは、その不足分を補償するように、第 2 露光によってその目標
値（適正露光量の半分）を上回る露光量を基板 4 に与えればよい。

また、図 7 の原版パターン 27 に例えば密集パターンと孤立パターンとが形成
されている場合、マスターレチクル R 1 ~ R N だけでなくマスターレチクル Q 1
~ Q N 中の 1 枚のマスターレチクル Q i に関しても、親パターン A i に応じて、
露光条件、即ち照明光学系 1 内の開口絞りの形状や大きさ、コヒーレンスファク
タ（ σ 値）、及び投影光学系 3 の開口数等を最適化するようにしてもよい。また、
その露光条件を最適化するために、投影光学系 3 の瞳面付近に所定の光学フィル
タ（いわゆる瞳フィルタ）を挿脱したり、又は投影光学系 3 の像面と基板 4 の表
面とを所定範囲内で相対的に振動させるいわゆる累進焦点法（フレックス法）を
併用したりしてもよい。

また、マスターレチクル Q 1 ~ Q N に関しても、親マスクパターンがコンタク
トホールなどの孤立パターンのみを含むときは、そのパターンでマスク基板を露
光している間にそのマスク基板を露光光学系の光軸に沿った方向に移動する、い
わゆる累進焦点法を採用するとよい。あるいは、この累進焦点法と、投影光学系
の瞳面に配置される、その光軸を中心とする円形領域を通過する照明光を遮光す
る光学フィルタとを併用してもよい。または、親マスクを位相シフトマスクとし、
照明光学系の σ 値を例えば 0.1 ~ 0.4 程度に設定するとともに、前述の累進
焦点法を採用してもよい。

また、マスターレチクル Q 1 ~ Q N に関して、フォトマスクがクロムなどの遮
光層のみからなるマスクに限られるものではなく、空間周波数変調型（渋谷ーレ
ベンソン型）、エッジ強調型、及びハーフトーン型などの位相シフトマスクであ
ってもよい。特に空間周波数変調型やエッジ強調型では、マスク基板上の遮光パ
ターンに重ね合わせて位相シフターをパターンニングするため、例えばその位置シ

フター用の親マスクを別途用意しておくことになる。

上記のように、本実施形態のワーキングレチクル34の原版パターン27は、2組のマスターレチクルR1～RN，Q1～QNの親パターンの縮小像を重ね合わせ露光して形成されている。この場合、これらのマスターレチクルの親パターンの描画の際に生じたパターン位置誤差や、線幅ばらつき等は、それら2組のマスターレチクル間でも異なっている。そのため、これら2組のマスターレチクルの親パターンの縮小像を二重露光することで、各親パターンの縮小像において、マスターレチクルの描画装置のパターン位置誤差や線幅ばらつき等は平均化されて低減される。従って、ワーキングレチクル34の原版パターン27を高精度に形成できる。

次に、ワーキングレチクル34を使用する投影露光装置の投影像の結像特性が理想状態から外れている場合には、マスターレチクルPiだけでなく、マスターレチクルQiについても親パターンAiの縮小像を投影する際に、そのディストーション等を相殺するように、露光位置を本来のショット領域SiからX方向、Y方向に横ずれさせておく。更に、投影倍率やディストーション特性等も補正しておく。これによって、そのワーキングレチクル34を使用する際に、理想像に近い像が露光されるため、重ね合わせ精度等が向上する。

また、ステップ・アンド・スキャン方式の投影露光装置において生じる、いわゆるスキュー誤差に関しては、マスターレチクルPi及びQiの双方について各マスターレチクルのパターン像を露光する際に、そのスキュー誤差を相殺するように各マスターレチクルのパターン像を歪ませておくことで対応してもよい。

また、本実施形態において、2組のマスターレチクルR1～RN，Q1～QNの中で周期的な密集パターン等が形成されたマスターレチクルを、例えば位相シフトレチクルとしてもよい。

なお、本実施形態では、2組のマスターレチクルR1～RN，Q1～QNには互いに同一の親パターンが形成されており、これら2組のマスターレチクルの親パターンの像が基板4上の同一のショット領域に重ねて露光されていたが、別の例として、図7の親パターン36を互いに異なる配列（分割境界）で2組の親パターンに分割し、これら2組の親パターンの縮小像を基板4上に重ねて露光する

ようにしてもよい。この場合、それら2組の内の第1組の親パターンは、図7のN個の親パターンP1～PNであるとする、これらの親パターンP1～PNの縮小像PI1～PINは、図9(a)に示すように、基板4上のパターン領域25内につなぎ合わせながら投影像26Pとして露光される。ただし、図9(a)では、N=25の場合が示されている。

これに対して、第2組の複数個の親パターンは、図7の親パターン36を親パターンP1～PNのY方向の中央の位置で分割したパターンであるとする、図9(b)に示すように、第2組の複数個の親パターンの縮小像BI1～BI30は、図9(a)の縮小像PI1～PI25をY方向に跨ぐように投影像26Bとして重ねて露光される。このとき、図9(a)の縮小像PI1の上には、図9

(c)に示すように、パターン面積が縮小像PI1の半分で、縮小像PI1の左半分と同一のパターンを有する縮小像BI1と、縮小像PI1及びPI10の領域に跨り、従って縮小像PI1、PI10のそれぞれの領域のパターンを半分ずつ有する縮小像BI10の左半分とが露光される。このとき、縮小像BI10の右半分は、縮小像PI10の左半分と同一のパターンであり、これらのパターンも重ねて露光される。

このような露光を行うと、多重露光するマスターレチクル間の描画誤差が平均化されるだけでなく、多重露光に際しての図2の投影光学系3の露光エリア内の位置も変化するために、投影光学系3のディストーションや、露光エリア内の転写線幅のばらつきについても平均化される。そのため、より一層高い精度で、基板4への親パターンの縮小像の転写を行うことができる。

即ち、図10(a)に誇張して示す通り、図2の投影光学系3の露光エリア内では、矢印DRLで示すようなディストーションが生じているものとしても、その右半分FRを使用して転写した像と、左半分FLを使用して転写した像とが、図10(b)の像SAのように合成(多重露光)されると、平均化効果により、総合的なディストーションは矢印DTで示すように減少するわけである。更に、図9において、第2組の縮小像BI6～BI25は、第1組の縮小像PI1～PI25のY方向の境界を跨いでいるため、Y方向の継ぎ誤差も平均化効果で低減される。

また、上記の例では、第2組の親パターンは、第1組の親パターンのY方向の中央部で区切られているが、第2組の親パターンを、第1組の親パターンのX方向の間で区切るようにしてもよい。更には、第2組の親パターンを、第1組の親パターンのX方向、Y方向の間で分割するようにしてもよい。この場合、図7において、第1組の親パターンは親パターン36を縦横に例えば4分割するものとする、第1組の16個(=4×4個)の親パターンの縮小像PI1~PI16は、図11(a)に示すように、基板4のパターン領域25につなぎ合わせながら投影像26Pとして露光される。その後、第2組の25個の親パターンの縮小像CI1~CI25は、図11(b)に示すように、基板4のパターン領域25につなぎ合わせながら投影像26Cとして重ねて露光される。このように、第2組の親パターンの分割区分をX方向、Y方向にずらすことによって、最終的な投影像のX方向、Y方向への継ぎ誤差が平均化効果で低減される。

また、何れの例においても、多重露光の回数も2回に限定されるわけではなく、3組以上のマスターレチクル群を用いて、3回以上の多重露光を行ってもよい。

次に、上記のように製造された図1または図7のワーキングレチクル34を用いて露光を行う場合の動作の一例につき説明する。

図12は、そのワーキングレチクル34を装着した縮小投影型露光装置の要部を示し、この図12において、不図示のレチクルステージ上に保持されたワーキングレチクル34の下面に、縮小倍率 $1/\beta$ (β は5、又は4等)の投影光学系42を介してウエハWが配置されている。ウエハWの表面にはフォトリソが塗布され、その表面は投影光学系42の像面に合致するように保持されている。ウエハWは、不図示のウエハホルダを介して試料台43上に保持され、試料台43はXYステージ44上に固定されている。試料台43上の移動鏡45mX、45mY及び対応するレーザ干渉計によって計測される座標に基づいて、XYステージ44を駆動することによって、ウエハWの位置決めが行われる。

また、試料台43上に基準マーク47A、47Bが形成された基準マーク部材46が固定され、ワーキングレチクル34のパターン領域25をX方向に挟むように形成されたアライメントマーク24A、24Bの上方に、レチクルのアライメント用のアライメントセンサ41A、41Bが配置されている。この場合にも、

基準マーク47A、47B、アライメントマーク24A、24B、及びアライメントセンサ41A、41Bを用いて、試料台43に対してワーキングレチクル34のアライメントが行われる。その後、重ね合わせ露光を行う場合には、不図示のウエハ用のアライメントセンサ（例えば図2中のアライメントセンサを用いることができる）を用いて、ウエハW上の各ショット領域48のアライメントが行われる。そして、ウエハW上の露光対象のショット領域48を順次露光位置に位置決めした後、ワーキングレチクル34のパターン領域25に対して、不図示の照明光学系よりエキシマレーザ光等の露光光IL1を照射することで、パターン領域25内の原版パターン27を縮小倍率 $1/\beta$ で縮小した像27Wがショット領域48に露光される。このようにしてウエハW上の各ショット領域に原版パターン27の縮小像を露光した後、ウエハWの現像を行って、エッチング等のプロセスを実行することによって、ウエハW上の各ショット領域に半導体デバイスの或るレイヤの回路パターンが形成される。ここで、図12に示した縮小投影型露光装置では、例えばウエハW上の複数のショット領域48から選択される少なくとも3つのショット領域（アライメントショット）のマークをそれぞれアライメントセンサで検出し、その複数のマークの位置情報を統計処理してウエハW上の各ショット領域の露光位置情報を決定する、いわゆるエンハンスド・グローバル・アライメント（EGA）方式が用いられる。EGA方式は、例えば特開昭61-44429号公報及び対応する米国特許第4780617号開示されており、本国際出願で指定した指定国、又は選択した選択国の国内法令の許す限りにおいてこれら公報及び米国特許の開示を援用して本文の記載の一部とする。

なお、ワーキングレチクル34の露光用の投影露光装置としては、ステップ・アンド・スキャン方式のような走査露光型の縮小投影型露光装置を使用してもよい。

〔第3実施形態〕

次に、本発明の第3の実施の形態につき図面を参照して説明する。

図13は、本発明の第3の実施の形態に係るフォトマスクの製造方法の説明図であり、図1(c)、(d)に示すように、本例で製造対象とするフォトマスクは、実際に半導体デバイスを製造する際に使用されるワーキングレチクルWR、

WR 1である。これらのワーキングレチクルWR, WR 1は、その原版パターンを挟むように2つのアライメントマークに相当するパターンP rが形成され、その原版パターン内にウエハ上に転写されてからウエハマークとなるパターンP wが形成されている。

更に、本例のワーキングレチクルWR, WR 1は、第1及び第2実施形態と同様に光学式の投影露光装置の投影光学系を介して、 $1/\beta$ 倍の縮小投影で使用される。

本例のワーキングレチクルWRは、所定の基板上にマスク材料の薄膜を形成し、フォトリジストを塗布した後、図13 (a), (b) に示す親マスクとしての第1及び第2のマスターレチクルMR 1, MR 2のパターン領域から選択された複数の回路パターンユニットの光学的な等倍像、又は縮小像を所定の配列で転写することによって製造される。即ち、この転写後にフォトリジストの現像を行い、残されたレジストパターンをマスクとしてエッチングを行って、レジスト剥離を行うことによって、図13 (c) に示す原版パターン、及びパターンP rが形成される。図13 (d) のワーキングレチクルWR 1についても同様であるが、ワーキングレチクルWR 1の原版パターンはワーキングレチクルWRの原版パターンとは異なっている。

この場合、第1のマスターレチクルMR 1のパターン領域には、図13 (a) に示すように、一例として半導体の大規模集積回路 (LSI) としての、CPU (Central Processing Unit: 中央処理ユニット) に相当する回路パターンユニットP a、SRAM (Static Random Access Memory) に相当する回路パターンユニットP b、メモリ・アクセス・コントローラに相当する回路パターンユニットP c、及びその他の回路パターンユニットP d, P eが形成されている。また、それらの回路パターンユニットは互いに遮光膜SAによって分離されると共に、そのパターン領域を挟むように1対のアライメントマークRA 1, RA 2が形成されている。

そして、第2のマスターレチクルMR 2のパターン領域には、図13 (b) に示すように、LSIとしてのROM (Read Only Memory: 読み出し専用メモリ) に相当する回路パターンユニットP f、及びDRAM (Dynamic Random Access

Memory) に相当する回路パターンユニット P_g と共に、2 から 4 端子の入力を有する NAND ゲート又は NOR ゲートの集合体である、ゲートアレイに相当する回路パターンユニット P_h , P_i , P_j が形成されている。そのマスターレチクル MR 2 のパターン領域内には、ワーキングレチクル用のアライメントマークとなる回路パターンユニット P_r 、及びウエハマークとなる回路パターンユニット P_w も形成されている。このマスターレチクル MR 2 においても、それらの回路パターンユニットは互いに遮光膜 SA によって分離されると共に、そのパターン領域を挟むように 1 対のアライメントマーク RA 1, RA 2 が形成されている。

この場合、図 13 (c), (d) のワーキングレチクル WR, WR 1 のパターン領域内のパターン P_b , P_f , P_j , ... は、図 13 (a), (b) のマスターレチクル MR 1, MR 2 中の回路パターンユニット P_b , P_f , P_j , ... を $1/\alpha$ 倍 (α は 1、1 より大きい整数、又は 1 より大きい半整数等である) で投影した像を表している。また、 α は望ましくは 4, 5, 又は 6 等の 1 より大きい整数、又は 1 より大きい半整数であり、この場合、図 13 (c), (d) 内のパターン P_b , P_f , P_j , ... は、図 13 (a), (b) の回路パターンユニット P_b , P_f , P_j , ... の縮小像である。

本例で ASIC、又はシステム LSI 等の多品種少量生産のデバイスを製造する際には、まず、それらのデバイスの回路パターンを β 倍した第 1 の原版パターンがそれぞれ画像データ上で設計される。次に、これらの第 1 の原版パターン中で、互いに共通なパターンよりなる複数の回路ブロックが抽出され、これらの回路ブロックを α 倍した回路パターンユニット $P_a \sim P_e$, $P_f \sim P_j$, P_r , P_w が画像データ上で形成された後、これらの回路パターンユニット $P_a \sim P_w$ を組み合わせることで図 13 (a), (b) のマスターレチクル MR 1, MR 2 の原版パターン (第 2 の原版パターン) が画像データ上で形成される。次に本例では、例えばレーザビーム描画装置 (又は電子線描画装置) を用いて、その第 2 の原版パターンを、マスク材料、及びレジストが被着された基板上に描画した後、現像、エッチング、レジスト剥離等を行うことによって、図 13 (a), (b) のマスターレチクル MR 1, MR 2 を製造する。

その後、マスターレチクル MR 1, MR 2 中の回路パターンユニット中の所定

の 패턴の投影像がそれぞれ所定の位置関係（上記の第1の原版图案の位置関係）になるように、ワーキングレチクルWR，WR1用の基板上に転写される。この転写に際して使用する投影露光装置の概要につき、図14を参照して説明する。

図14は、マスターレチクル上から選択された图案の投影像をワーキングレチクル用の基板上に転写するための投影露光装置を示し、この図14において、水銀ランプ、KrFエキシマレーザ（波長248nm）、ArFエキシマレーザ（波長193nm）、F₂レーザ（波長157nm）等の光源、又はYAGレーザの高調波発生装置等の露光光源101から発した露光光ILは、フライアイレンズ等の照度均一化部材102によって、照度分布が均一化された後、レンズ103を介してレチクルブラインド（可変視野絞り）104を照射する。レチクルブラインド104は、露光対象のレチクルの图案面と共役な面上に配置され、照明系制御系108が駆動部104aを介してレチクルブラインド104の開口の形状を任意の大きさの矩形等として、かつその開口の位置を任意の位置に設定できるように構成されている。装置全体の動作を統轄制御する主制御系118が、照明系制御系108にレチクルブラインド104の開口の位置、及び形状を指示する。これによって、レチクルとして、図13（a），（b）のマスターレチクルMR1，MR2が載置されている場合に、所望の回路图案ユニットPa～Pwのみを照明することが可能になる。また、主制御系118は、照明系制御系108に露光光源101の発光のタイミングの指示、及び照明系の照明条件（通常照明、輪帯照明、変形照明等）、及びコヒーレンスファクタ（ σ 値）の設定値の指示も行う。

レチクルブラインド104の開口を通過した露光光ILは、リレーレンズ105を経て、開口絞り（ σ 絞り）106に達する。開口絞り106の配置面は、レチクルの图案面に対する光学的なフーリエ変換面（瞳面）にあればよいので、開口絞り106を、例えば照度均一化部材102の射出面に配置してもよい。照明系制御系108は、駆動部106aを介して開口絞り106の形状、及び大きさを変更することによって、露光光ILの照明条件、及びコヒーレンスファクタ（ σ 値）を主制御系118に設定された条件に設定する。開口絞り106を通過

した露光光ILはコンデンサレンズ107を経て、レチクルステージ110上のレチクル（本例では、マスターレチクルMR2が載置されている）中の転写対象の回路パターンユニットを囲む照明領域52（図15参照）を照明する。

マスターレチクルMR2の透過光は、投影光学系113によって被露光基板であるワーキングレチクルWR用の基板50上に、マスターレチクルMR2上の選択された回路パターンユニットの投影倍率 $1/\alpha$ （ α は1、1より大きい整数、又は1より大きい半整数等）の像を形成する。基板50上のパターン領域55（図15参照）には、マスク材料が形成され、そのマスク材料を覆うようにフォトリソグが塗布されている。以下、投影光学系113の光軸AXに平行にZ軸を取り、Z軸に垂直な平面内で図14の紙面に平行にX軸を、図14の紙面に垂直にY軸を取って説明する。

このとき、レチクルステージ110は、X方向、Y方向、回転方向にマスターレチクルMR2の位置決めを行う。レチクルステージ110の位置は不図示のレーザ干渉計によって高精度に計測され、この計測値に基づいて主制御系118がレチクルステージ110の動作を制御している。また、マスターレチクルMR2のアライメントマークRA1、RA2（図13（b）参照）の上方にレチクルアライメント顕微鏡109A、109Bが配置され、レチクルアライメント顕微鏡109A、109Bの検出信号が主制御系118に供給されている。

一方、基板50は、不図示の基板ホルダ上に真空吸着によって保持され、この基板ホルダは試料台114上に固定され、試料台114はXYステージ116上に固定されている。試料台114は、不図示のオートフォーカスセンサの検出結果に基づいて、オートフォーカス方式で基板50のフォーカス位置（光軸AX方向の位置）、及び傾斜角を制御することによって、基板50の表面を投影光学系113の像面に合わせ込む。また、XYステージ116は、ベース117上で例えばリニアモータ方式でX方向、Y方向に試料台114（基板50）を位置決める。

試料台114の上端部に固定された移動鏡115m、及び対向して配置されたレーザ干渉計115によって試料台114のX座標、Y座標、及び回転角が計測され、この計測値がステージ制御系119、及び主制御系118に供給されてい

る。ステージ制御系119は、その計測値、及び主制御系118からの制御情報に基づいて、XYステージ116のリニアモータ等の動作を制御する。更に、試料台114上には基準マーク部材FM1が固定され、基準マーク部材FM1には、図15に示すように、例えば底面から露光光ILと同じ波長域の照明光で照明される2次元の基準マーク51A、51Bが形成されている。

また、図14において本例では、レチクルステージ110の側方にレチクルライブラリ112が配置され、レチクルライブラリ112内にZ方向に移動自在に配置された棚112a上にマスターレチクルMR1、MR2、MR3、MR4が載置される。但し、図14では、2番目のマスターレチクルMR2が、レチクルステージ110上に載置されている。これらの内のマスターレチクルMR1、MR2は、図13(a)、(b)のマスターレチクルである。レチクルライブラリ112内の棚112aは、照明系制御系108の制御のもとでZ方向の所望の位置に移動できると共に、レチクルステージ110とレチクルライブラリ112との間に、回転自在でZ方向に所定範囲で移動できるアームを備えたレチクルローダ111が配置されている。照明系制御系108がレチクルライブラリ112の棚112aのZ方向の位置を調整した後、レチクルローダ111の動作を制御して、レチクルライブラリ112中の所望のマスターレチクルMR1～MR4をレチクルステージ110との間で受け渡しできるように構成されている。

また、主制御系118には、磁気ディスク装置等の記憶装置118aが接続され、記憶装置118aに露光データファイルが格納されている。露光データファイルには、マスターレチクルMR1、MR2中の各回路パターンユニットの位置関係、及びこれらの投影像のワーキングレチクルWR、WR1中での相互の位置関係やアライメント情報等が記録されている。

次に、ワーキングレチクルWR用の基板50に対する露光シーケンスの一例につき説明する。

図14において、まずマスターレチクルMR1がレチクルステージ110上にロードされると、基準マーク部材FM1の基準マーク51A、51B(図15参照)の中心が投影光学系113の露光領域の中心(光軸AX)に移動する。そして、レチクルアライメント顕微鏡109A、109Bにより、基準マーク51A、

51Bに対してマスターレチクルMR1上のアライメントマークRA1, RA2の位置ずれ量が計測され、一例としてこれらの位置ずれ量がほぼ対称に、かつ最も小さくなるように、レチクルステージ110を介してマスターレチクルMR1がアライメントされる。

続いて、レチクルブラインド104を、例えば図13(a)の回路パターンユニットPaのみを照明するように設定する。そして、XYステージ116を回路パターンユニットPaの投影像の位置が、図13(c)のワーキングレチクルWR上での設計上の位置となるように移動した後に、露光光源101中のシャッタを開閉するか、又はレーザー光源を発振させて回路パターンユニットPaを照明し、そのパターンの投影像を基板50上に露光する。

続いて、レチクルブラインド104を、回路パターンユニットPbのみが照明されるように設定し直し、XYステージ116を回路パターンユニットPbの投影像の位置が、ワーキングレチクルWR上での設計上の位置となるように移動して、再び露光を行う。以下同様にして、順次、マスターレチクルMR1上の回路パターンユニットPc, Pdの露光を行う。更に、回路パターンユニットPa~Pdのパターンが周期的パターン、又は孤立的パターン等であるかによって、照明条件（通常照明、輪帯照明、変形照明、 σ 値等）や露光条件（投影光学系113の開口数、露光量、投影光学系113の像面に対して基板50の表面をZ方向に相対変位させるいわゆるフレックス法の併用等）を最適化することが望ましい。例えば周期的パターンでは、輪帯照明を使用し、孤立的パターンではフレックス法の併用等を行ってもよい。

次に、異なる回路パターンユニット群を有するマスターレチクルMR2を用いた露光を行う。図14のレチクルローダ111は、マスターレチクルMR1をレチクルステージ110上よりレチクルライブラリ112に搬出し、その代わりに、マスターレチクルMR2をレチクルステージ110上に搬入する。その後、基準マーク部材FM1、及びレチクルアライメント顕微鏡109A, 109Bを用いて、マスターレチクルMR1と同様にマスターレチクルMR2のアライメントを行う。

アライメント完了後に、レチクルブラインド104を、回路パターンユニット

P fのみが照明されるように設定し、XYステージ116を、回路パターンユニットP fの投影像の位置が、ワーキングレチクルWR上での設計上の位置となるように移動して露光を行う。以下同様にして、順次、マスターレチクルMR 2上の回路パターンユニットの露光を行う。

例えば、図15に示すように、マスターレチクルMR 2上の回路パターンユニットP hを囲むように照明領域52を設定した場合、図13(c)から分かるように、ワーキングレチクルWR上での回路パターンユニットP hの設計上の投影位置は5箇所である。そこで、図14のXYステージ116を駆動することによって、図15に示すように、基板50上の5箇所の被露光領域53A~53Eを順次回路パターンユニットP hの投影像の位置に移動して露光が行われる。更に、基板50上のパターン領域55をX方向に挟む2箇所の被露光領域54A、54Bには、それぞれマスターレチクルMR 2中のアライメントマークに相当する回路パターンユニットP rの像が露光され、そのパターン領域55内の被露光領域54Bに近接した領域には、マスターレチクルMR 2中の例えば2次元のウエハマークに相当する回路パターンユニットP wの像が露光される。

ところで、レチクルブラインド104による、マスターレチクルMR 1、MR 2上の各回路パターンユニットの選択は、必ずしも完全に各ユニットの輪郭内のパターンを選択するように行われるものではなく、各ユニットの輪郭の周囲の幅1mm程度の領域には露光光ILが漏れる可能性がある。そこで、漏れ光が生じないように、マスターレチクルMR 1、MR 2上で各回路パターンユニットの間は、遮光膜（遮光帯）SAとしてある。

上記の露光を行った後、基板50上に塗布されたフォトレジストを現像し、形成されたレジストパターンをマスクとして、基板50上のクロム等の遮光膜をエッチング（パターニング）して、レジスト剥離等を行うことによって、図13(c)のワーキングレチクルWRが完成する。ワーキングレチクルWR上の回路パターン（上記露光により形成したパターン）の周辺も、ステッパー等での使用時のレチクルブラインドでの露光光の漏れ光による感光が生じないように、遮光帯（遮光膜）WSAが残されている。

従って、使用するフォトレジストがポジ型であれば、上記の遮光帯WSAが形

成される部分には露光を行う必要はないが、ネガ型である場合には、遮光帯WSAが形成される部分にも露光を行う必要がある。そこで、ネガ型のフォトレジストを使用する場合には、遮光帯WSAの部分を効率よく露光するための「長方形の開口」よりなるパターンをマスターレチクルMR1～MR4の何れかに形成しておき、その長方形の開口の像を露光することによって、露光時間を短縮することができる。

また、図13(d)に部分的に示すワーキングレチクルWR1についても、マスターレチクルMR1, MR2から選択した回路パターンユニットの投影像を所定の位置関係で露光することによって製造できる。このように同じマスターレチクルMR1, MR2を用いて異なる種類のワーキングレチクルWR, WR1を製造することによって、1枚当たりのワーキングレチクルの製造時間が短縮され、かつ製造コストも更に低減できる。

なお、図13の第3の実施の形態では、ワーキングレチクルWR, WR1のパターンは、2枚のマスターレチクルMR1, MR2から選択した回路パターンユニットの組み合わせで完成するものとしたが、マスターレチクルの枚数は2枚に限らず、何枚使用してもよい。また、各マスターレチクル上の各回路パターンユニットの全てをワーキングレチクルWR, 又はWR1上に露光する必要はなく、各マスターレチクルから、必要な回路パターンユニットのみを選択して、ワーキングレチクルWR, WR1の所定個所に転写露光すればよい。

また、図14の投影光学系113の投影倍率($1/\alpha$)は、マスターレチクルMR1, MR2上のパターンを縮小してワーキングレチクルWR, WR1上に投影するように、縮小倍率であることが望ましい。投影光学系113で縮小転写することにより、マスターレチクルMR1, MR2上のパターンを描画する際の寸法精度や位置精度の悪影響は、縮小倍率($1/\alpha$)分だけ小さくすることができるからである。

ところで、上記のように形成されたワーキングレチクルWR, WR1の内の一部には、各回路ブロック間での配線パターン(図13(c)では配線パターンPk)が必要なものもある。そして、これらの配線は、品種間で全く異なってくるため、共通のマスターレチクル群から適当なパターンを選択して使用するという

方法の採用は困難である。そこで、このような場合には、ワーキングレチクルの基板上に、レーザ描画装置や電子線描画装置等を用いてその配線パターン等を追加的に描画することにより、対応してもよい。そこで、図14の投影露光装置は、追加的に所望のパターンを描画するための描画機構を備えている。

図16は、図14の投影露光装置の描画機構を示し、この図16において、投影光学系113の側面近傍にレーザ描画機構が設けられている。即ち、レーザ光源LA1を発した光束LB1は、電気光学素子等を有する変調素子AM1、ミラー121、及び集光レンズ120を介してワーキングレチクルWRの基板50上にスポットビームを形成する。変調素子AM1は、一例としてポッケルスセルと偏光子、及び検光子とを組み合わせた強度変調素子であり、レーザ光源LA1の発振のタイミング、及び変調素子AM1の動作は主制御系118によって制御されている。主制御系118は、XYステージ116を介して基板50上の描画領域を集光レンズ120の直下で移動させるのに同期して、レーザ光源LA1の発振、又は変調素子AM1の変調を行って光束LB1によるスポットビームの強度を変化させることで、所望の配線パターン等を描画できる。

この場合、投影光学系113により転写されるマスターレチクルMR1、MR2内の各回路パターンユニットの投影像と、光束LB1によるスポットビームとの位置関係は整合させる必要があるため、描画の前に例えば基準マーク部材FM1を用いて、両者の位置関係を計測することが望ましい。

あるいは、投影光学系113の側面に、例えば画像処理型のアライメントセンサ122を備えておき、投影光学系113により転写されたマスターレチクルMR1、MR2の各回路パターンユニットの投影像そのものの位置をアライメントセンサ122により位置検出し、その位置に対してスポットビームを合わせてもよい。各回路パターンユニットの投影像の位置を検出するには、潜像（未現像状態でレジスト感光部の透過率、又は屈折率の変化）の検出を行ってもよく、あるいは、基板50を現像したのち、現像後の基板を再度露光装置に掛けて、凹凸のレジスト像を検出してもよい。

各回路パターンユニット間での配線パターンが必要となるワーキングレチクルは、全体の枚数（20枚程度）から見れば僅かの3～4枚程度（後半の金属配線

工程に対応するレチクル)のみである。そのため、図16の描画機構はステージ走査型であり描画速度は遅いが、その描画機構を用いてレーザ描画を行うのに要する時間は、必要な枚数のワーキングレチクルの基板の全部に露光を行う時間に比べると短く、全体のスループットへの影響は少ない。但し、そのレーザ描画をより高速に行うには、後述の図17に示すビーム走査を併用するレーザ描画装置の機構を採用すればよい。

なお、このような、回路パターンユニット間の配線パターンの線幅は、一般に回路パターンユニット内のパターンに比べて太く、レーザ描画装置による直接描画であっても寸法精度的に全く問題はない。

次に、図13(a), (b)のマスターレチクルMR1, MR2の製造方法の一例につき説明する。そのマスターレチクルMR1, MR2の製造は、従来一般に使用されているレーザビーム描画装置、又は電子線描画装置等のレチクル描画装置を用いて行うことができる。

図17は、レーザビームを用いたレチクル描画装置(レーザビーム描画装置)の一例を示し、この図17において、マスターレチクルMR1用の基板60は試料台134に保持され、試料台134はXYステージ136上に固定され、XYステージ136は、ベース137上で2次元方向、回転方向に試料台134(基板60)の位置決めを行う。試料台134上の移動鏡135m、及び対向して配置されたレーザ干渉計135によって試料台134の位置は高精度に計測されており、この計測値に基づいて制御装置138がXYステージ136の位置決め動作を制御している。

また、レーザ光源LA2より射出されたパターン形成用の光束LB2は、強度を変調する変調素子AM2、及び整形光学系130を経て、ポリゴンミラー131で反射された後、対物レンズ133により、マスターレチクルMR1の基板60上にスポットビームを形成する。基板60上には、マスク材料が被着され、その上にフォトリソが塗布されている。レーザ光源LA2の発振動作、及び変調素子AM2の変調動作は制御装置138により制御され、制御装置138は、更に回転駆動部132を介してポリゴンミラー131を回転軸131aの周りに回転させると共に、図17の紙面に平行な所定の軸の周りにも周期的に振動させ

ることができる。

制御装置 138 が、ポリゴンミラー 131 を 2 次元的に回転させて、光束 LB2 で対物レンズ 133 の視野内を 2 次元的に走査させるのと同期して、レーザ光源 LA2、又は変調素子 AM2 を変調することによって、所望の 2 次元的なパターンを描画することができる。制御装置 138 に接続された不図示の磁気ディスク装置等の記憶装置には、描画すべき各回路パターンユニット Pa~Pe の形状、及び位置関係を示す描画データが記憶されており、制御装置 138 は、その描画データに基づいて、レーザ光源 LA2、又は変調素子 AM2 を変調し、ポリゴンミラー 131 を回転させて、基板 60 上に各回路パターンユニットを描画していく。但し、対物レンズ 133 の視野のみでは、描画できるエリアが狭いため、各視野内での描画が終了する毎に XY ステージ 136 を移動して、隣接する視野間でパターンを継ぎ合わせつつ描画を行う。

上記の描画の後、現像及びエッチング等を行うことでマスターレチクル MR1 は完成する。第 2 のマスターレチクル MR2 についても同様に製造できる。

なお、マスターレチクル MR1、MR2 のパターンの形成に、電子ビーム描画装置を用いてもよいが、一般に、電子ビーム描画装置の処理能力（スループット）はレーザビーム描画装置より低いので、処理能力の点から上記の如きレーザビーム描画装置を使用した方が好ましい。レーザビーム描画装置の場合、電子ビーム描画装置と比べて微小パターンの寸法精度に劣るが、上記の如くワーキングレチクル WR の露光に際し、縮小投影光学系を使用する場合には、マスターレチクル MR1、MR2 上のパターンは、ワーキングレチクル WR のパターンを拡大したパターンでよいので、寸法精度への要求も緩和され、寸法誤差の問題は解消される。

次に、上記の実施の形態で製造されたワーキングレチクル WR を用いて、投影露光装置によって所定の回路パターンを半導体ウエハ上に焼き付けて、半導体デバイス製造する工程の一例につき説明する。本例で使用する投影露光装置は、基本的に従来より使用されている一括露光型（ステッパ型）、又はステップ・アンド・スキャン方式のような走査露光型の縮小投影型露光装置と同様である。

第 3 実施形態でも、第 1 及び第 2 実施形態と同様に図 12 に示す光学式の縮小

投影型露光装置が用いられる。このとき、図12において、ワーキングレチクル34に代えて図13(c)のワーキングレチクルWRがレチクルステージ上に保持される。

通常、半導体デバイスの形成に際しては、ウエハW上に、回路パターンを20数回(20数層)程度に亘って正確に重ね合わせて形成する必要がある。ウエハW上の各ショット領域には、それまでのプロセスによってX軸のウエハマーク、及びY軸のウエハマークが付設されている(ともに不図示)。そして、不図示のアライメントセンサが各ウエハマークを検出することで既に形成されている回路パターンの位置が求められ、この回路パターン上にワーキングレチクルWRのパターン像が、正確に重ね合わされて露光される。なお、ウエハマークは、それまでのプロセスにおいて、例えば図13(c)のワーキングレチクルWR内のパターンPwに相当するパターンが転写されたものである。

そして、ウエハWは、アライメントセンサを用いて各ショット領域48が位置決めされる。このとき、アライメント結果をある所定量(ベースライン量)で補正される。そして、ワーキングレチクルWRのパターン領域に対して露光光ILL1を照射することで、パターン領域内の原版パターンを縮小倍率 $1/\beta$ で縮小した像がショット領域44に露光される。このようにしてウエハW上の各ショット領域にワーキングレチクルWRの原版パターンの縮小像を露光した後、ウエハWの現像を行って、エッチング等のプロセスを実行することによって、ウエハW上の各ショット領域に半導体デバイスの或るレイヤの回路パターンが形成される。

ところで、前述の如く、半導体集積回路等のデバイスの市場動向が、ASICやシステムLSIと呼ばれる、多品種少量型に移行してきたため、半導体工場で生産されるデバイスの品種が、極めて多くなっている。

特に今後需要の増大が予想される「スタンダードセル」と呼ばれるASICでは、デバイスの各品種毎に、上記の20数回の露光工程に対応するためのレチクルが必要である。スタンダードセルとは、デバイスメーカーが予め用意した回路ユニット(標準セル)をデバイスユーザが任意に組み合わせて回路設計をするタイプのASICであるが、どのような種類の回路ユニットを選択するかもユーザの自由であるため、品種毎に、ワーキングレチクルのパターンが全く異なってしま

う訳である。

もちろん、その各レチクルに要求される寸法精度も厳しいため、従来は各レチクルを、高精度ではあるがスループットの低い電子ビーム描画装置により描画する必要があった。

しかし、各標準セル自体のパターン形状は、品種に依らず一定であるので、上記の実施の形態をスタンダードセル用のワーキングレチクルの製造に適用する場合には、デバイスユーザが選択する各標準セル自体のパターン（回路パターンユニット）群を、それぞれ予めマスターレチクルMR 1，MR 2等に形成しておき、各品種毎に、それらのマスターレチクルMR 1，MR 2から、デバイスユーザの選択した標準セル（回路パターンユニット）を選んで、それをワーキングレチクルWR，WR 1等の基板に転写すればよい。

上記の実施の形態によれば、従来、各品種毎に電子ビーム描画装置によって行われていたワーキングレチクルの原版パターンの描画に要する時間は大幅に短縮され、各品種のデバイスの開発に要する時間は大幅な短縮が可能となった。また、ワーキングレチクルを製造するための各マスターレチクルMR 1，MR 2上の回路パターンユニットの描画は、前記の如く、高スループットなレーザ描画装置でも可能である。更に、例えばスタンダードセルを製造する場合、マスターレチクルMR 1，MR 2の描画は、デバイスメーカーがデバイスユーザに対して、それを標準セルとして公開（受注開始）する前に一度だけ行えばよいので、トータルなスループットやリードタイムに与える影響は皆無に等しくなる。

もちろん、マスターレチクルMR 1，MR 2からワーキングレチクルWRを製造（露光転写）するのに要する時間も、ワーキングレチクルの1枚当たり、最大でも1時間程度以下であり、デバイス製造のためのワーキングレチクルの製造に要する時間は、飛躍的に短縮される。

なお、本例によるワーキングレチクルの製造方法は、上記のようにマスターレチクル群を予め製造しておき、そのパターンの内の一部を選択してワーキングレチクルの基板に転写する方法に限るわけではなく、新品种のデバイス毎に、一部又は全てのマスターレチクルを新規に製造して、この新規のマスターレチクルを使用してワーキングレチクルを製造しても全く問題はない。この方法では、品種

毎に異なる配線に対して、よりフレキシブルに対応が可能となるという利点がある。

なお、マスターレチクルMR 1, MR 2 からワーキングレチクルWR への縮小率が大きい場合、1つの回路パターンユニットPa, Pf等を、1枚のマスターレチクルMR 1, MR 2 に一括して形成することが困難な場合も生じる。その場合には、第1及び第2実施形態で説明したように、その回路パターンユニットを、2枚以上のマスターレチクルに分割して描画し、ワーキングレチクルWRへの転写の際に、それぞれを継ぎ合わせて1つの回路パターンユニットを形成すれば良いことは言うまでもない。

また、図14ではワーキングレチクルWR用の基板50にマスターレチクルのパターンを露光する露光装置として、一括露光型（ステッパー型）の投影露光装置が使用されているが、その代わりにステップ・アンド・スキャン方式のような走査露光型の投影露光装置を使用することも可能である。

ところで、前述の各実施形態では複数の親パターンの縮小像をワーキングレチクル用の基板上でつなぎ合わせて転写する。このとき、親パターンの縮小像がそれぞれ転写される、基板上で隣接する2つのショット領域はその境界部が直線であったが、例えばその2つのショット領域に跨がって形成されるパターンが極力存在しないように、その境界部を凹凸状にしてもよい。この場合、2つのショット領域に跨がるパターン、即ち親パターンの縮小像の接続部を大幅に減らすことができ、ワーキングレチクルの製造精度を向上させることが可能となる。なお、2つのショット領域の境界部を直線としない露光方法は、例えば特開平9-190962号公報及び対応する米国特許出願08/781105（出願日：1997年1月9日）に開示されており、本国際出願で指定した指定国、又は選択した選択国の国内法令の許す限りにおいてこれら公報及び米国特許の開示を援用して本文の記載の一部とする。また、前述の第3実施形態から明らかなように、基板上で隣接する2つのショット領域に跨がって形成されるパターンが存在しない、即ち2つの親パターンの縮小像にその接続部がなくても、本発明ではその2つのショット領域にそれぞれ転写される親パターンの縮小像をつなぎ合わせると表現している。従って、本発明における縮小像の画面継ぎはその接続部の有無に関係

がなく、2つの親パターンの縮小像を隣接して転写する概念である。

また、マスターレチクル上の親パターンをワーキングレチクル用の基板上に転写する、フォトマスク製造用の投影露光装置（図2，図14など）では、照明光学系内に配置されるオブチカルインテグレータ（ホモジナイザー）として、フライアイレンズの代わりにロッドインテグレータを用いてもよいし、あるいはフライアイレンズとロッドインテグレータとを組み合わせ用いてもよい。さらに投影光学系は、複数の屈折光学素子のみからなる屈折系、複数の反射光学素子のみからなる反射系、及び屈折光学素子と反射光学素子とを組み合わせた反射屈折系のいずれでもよい。反射屈折型の投影光学系としては、反射光学素子として少なくともビームスプリッタ、及び凹面鏡を有する光学系、反射光学素子としてビームスプリッタを用いずに凹面鏡とミラーとを有する光学系、及び米国特許第5788229号に開示されているように、複数の屈折光学素子と2つの反射光学素子（少なくとも一方は凹面鏡）とを、折り曲げられることなく一直線に延びる光軸上に配置した光学系のいずれでもよい。なお、本国際出願で指定した指定国、又は選択した選択国の国内法令の許す限りにおいてこの米国特許の開示を援用して本文の記載の一部とする。

また、前述の実施形態では開口絞りなどを用いて照明条件、即ち照明光学系内のフーリエ変換面（瞳面）上での露光光の強度分布を変更するものとしたが、例えば露光用光源とオブチカルインテグレータとの間に配置される少なくとも1つの光学素子を移動して、オブチカルインテグレータの入射面上での照明光の強度分布を変更するように構成してもよい。また、その少なくとも1つの光学素子よりも光源側に一对の円錐プリズム（アキシコン）を更に配置し、その一对のアキシコンの光軸方向に関する間隔を調整することで、オブチカルインテグレータの入射面上での照明光を、その強度分布が中心部よりその外側で高くなる輪帯状に変更可能に構成してもよい。これにより、フライアイレンズではその射出側焦点面上、ロッドインテグレータではその射出面とレチクルとの間に設定される照明光学系のフーリエ変換面上での照明光の強度分布を変更することが可能となるとともに、照明条件の変更に伴う照明光の光量損失を大幅に低減することができ、高スループットの維持が可能である。

また、露光用照明光としてレーザプラズマ光源、又はS O Rから発生する軟X線領域（波長5～15 nm程度）、例えば波長13.4 nm、又は11.5 nmのE U V（Extreme Ultra Violet）光を用いる投影露光装置を、前述のフォトマスク製造用の露光装置として用いてもよい。なお、E U V露光装置では縮小投影光学系が複数枚（3～6枚程度）の反射光学素子のみからなる反射系であり、かつ親マスクとして反射型マスクが用いられる。

さらに、D F B半導体レーザ又はファイバーレーザから発振される赤外域、又は可視域の単一波長レーザを、例えばエルビウム（又はエルビウムとイットリビウムの両方）がドープされたファイバーアンプで増幅し、かつ非線形光学結晶を用いて紫外光に波長変換した高調波を露光用照明光として用いてもよい。一例としては、単一波長レーザの発振波長を1.51～1.59 μm の範囲内とすると、発生波長が189～199 nmの範囲内である8倍高調波、又は発生波長が151～159 nmの範囲内である10倍高調波が出力される。特に発振波長を1.544～1.553 μm の範囲内とすると、193～194 nmの範囲内の8倍高調波、即ちA r Fエキシマレーザとはほぼ同一波長となる紫外光が得られ、発振波長を1.57～1.58 μm の範囲内とすると、157～158 nmの範囲内の10倍高調波、即ちF 2レーザとはほぼ同一波長となる紫外光が得られる。

また、D U V光（遠紫外光）やV U V光（真空紫外光）などを用いるデバイス製造用の投影露光装置では一般的に透過型レチクルが用いられるので、前述の各実施形態におけるワーキングレチクル用の基板としては石英ガラス、フッ素がドープされた石英ガラス、蛍石、フッ化マグネシウム、又は水晶などが用いられる。また、E U V露光装置では反射型マスクが用いられ、プロキシミティ方式のX線露光装置、又はマスク投影方式の電子線露光装置などでは透過型マスク（ステンスルマスク、メンブレンマスク）が用いられるので、ワーキングレチクル用の基板としてはシリコンウエハなどが用いられる。

なお、複数の光学素子が鏡筒内に組み込まれた投影光学系と、多数の光学素子（オブチカルインテグレータなどを含む）から構成される照明光学系の少なくとも一部とを架台に固定し、ベースプレート上に配置される、3つ又は4つの防振パッドを有する防振装置によってその架台を支持する。さらに、その架台に懸架

されるベース上に基板ステージを配置するとともに、レチクルステージが配置されるベースを、その架台に設けられるコラムに固定する。そして、照明光学系及び投影光学系の光学調整をそれぞれ行うとともに、多数の機械部品からなるレチクルステージやウエハステージに配線や配管を接続し、更に総合調整（電気調整、動作確認等）を行うことにより、前述したフォトマスク製造用の投影露光装置（図2，図14など）を製造することができる。なお、露光装置の製造は温度およびクリーン度等が管理されたクリーンルーム内で行うことが望ましい。

なお、本発明は上述の実施の形態に限定されず、本発明の要旨を逸脱しない範囲で種々の構成を取り得ることは勿論である。

産業上の利用の可能性

本発明は、半導体集積回路等のマイクロデバイスをリソグラフィ技術を用いて製造する際に原版パターンとして使用されるフォトマスクの製造方法及び装置、並びにそのようなフォトマスクを使用したデバイスの製造方法に関する。本発明の（第1及び第2，第3の）フォトマスクの製造方法によれば、複数枚の親マスクのパターンがそれぞれ転写用のパターンを拡大したパターンの一部であるため、例えば電子ビーム描画装置やレーザビーム描画装置等を用いてそれぞれ少ない描画データで、かつ短時間に小さいドリフト量で描画できる。また、親マスクの描画誤差は、その親マスクのパターンの縮小倍率比で小さくなるため、転写用のパターン（原版パターン）を高精度に形成できる。更に、それらの親マスクは一度製造すれば繰り返して使用できるため、そのフォトマスクを多数枚製造する場合にも、個々の原版パターンを高精度に、かつ短時間に形成できる利点がある。

本発明の第2または第3のフォトマスクの製造方法によれば、複数の親マスクのパターン（又は分割パターン）がそれぞれ転写用のパターン、又はこの拡大パターンの一部であり、短時間に小さいドリフト量で描画できることは勿論、多重露光によって、親マスクのパターンの描画誤差を、多重露光の回数分平均化できるため、最終的に形成されるフォトマスクのパターン（原版パターン）の位置誤差や線幅誤差等を大きく低減して、精度を向上できる利点がある。

また、親マスクのパターン（又は分割パターン）の縮小像をフォトマスクの基

板上につなぎ合わせて露光する際には、親マスクのパターン等の描画誤差も縮小されるため、より高精度にその原版パターンを形成できる。

また、M組の複数枚の親マスクのパターンの内の少なくとも1組の複数枚の親マスクのパターンが、他の所定の1組の複数枚の親マスクのパターンと分割方法が異なる場合、又はM組の複数枚の親マスクのパターンの内の少なくとも1組の複数枚の親マスクのパターンは、他の所定の1組の複数枚の親マスクのパターンの継ぎ合わせ領域を含む場合には、その親マスクのパターン像を露光する投影光学系の露光エリア内の異なる位置の像がそのフォトマスクの基板上の同じ位置に露光されるため、その投影光学系のディストーションや、露光エリア内の位置による転写線幅均一性の誤差が、平均化効果で低減される。従って、そのフォトマスクを製造する場合に使用される投影露光装置の結像特性が実質的に補正されることになる。更に、継ぎ誤差も平均化効果で低減される。

また、基板の表面に複数枚の親マスクのパターンの縮小像を順次転写する際に、そのフォトマスクの用途に応じて一括露光型の縮小投影型露光装置、又は走査露光型の縮小投影型露光装置を使い分ける場合には、例えばその用途に応じて発生が予想される結像特性の誤差等を予め相殺するように親マスクのパターンの結像特性を補正することによって、その予想される結像特性の誤差を補正できる。

また、基板の表面に複数枚の親マスクのパターンの縮小像を順次転写する際に、そのフォトマスクを使用する投影露光装置の投影光学系の非回転対称収差とディストーション特性との少なくとも一方に応じてその親マスクのパターンの縮小像の結像特性をそれぞれ補正する場合にも、そのフォトマスクを使用する投影光学系のその所定の結像特性が劣化している際に、その結像特性を実質的に補正できるため、重ね合わせ精度等が向上する。

また、そのフォトマスクが更に縮小投影で使用される場合には、最終的に製造されるデバイスのパターンに比べて、その親マスクのパターン（又は分割パターン）の倍率が更に大きくなるため、その親マスクのパターンを描画する電子ビーム描画装置等の描画誤差の影響が更に小さくなって、より高精度にそのデバイスのパターンを形成できる。

また、親マスクのパターンから選択されたパターンユニットの像を組み合わせ

て転写する場合には、レーザ描画装置や電子線描画装置等を殆ど使用することなく種々のフォトマスク（ワーキングレチクル）が短時間に製造できる。従って、A S I CやシステムL S I等の多品種少量生産のデバイスを製造する際に使用できるフォトマスクを短時間に低コストで製造できる利点がある。

また、ワーキングレチクルを短時間に製造できるため、A S I C等のデバイスの開発期間を短縮できる利点もある。

また、本発明のフォトマスクの製造装置によれば、本発明のフォトマスクの製造方法を実施できる。

また、本発明のデバイスの製造方法によれば、本発明のフォトマスクの製造方法を使用しているため、デバイスのパターンをより高精度に形成できる。

また、親マスクのパターンから選択されたパターンユニットの像を組み合わせることで転写することによりデバイスを製造する方法によれば、多品種少量生産のデバイスを短時間に製造できる利点がある。

請求の範囲

1. 転写用のパターンの形成されたフォトマスクの製造方法において、
前記転写用のパターンを拡大したパターンを複数枚の親マスクのパターンに分割し、
前記フォトマスク用の基板の表面に複数枚の前記親マスクのパターンの縮小像を画面継ぎを行いながら順次転写することを特徴とするフォトマスクの製造方法。
2. 転写用のパターンの形成されたフォトマスクの製造方法において、
前記転写用のパターン、又はこの拡大パターンをそれぞれM組（Mは2以上の整数）の複数枚の親マスクのパターンに分割し、
前記フォトマスク用の基板の表面に前記M組の複数枚の親マスクのパターンの像を画面継ぎを行いながら順次重ねて転写することを特徴とするフォトマスクの製造方法。
3. 前記M組の複数枚の親マスクのパターンは、
前記転写用のパターン、又はこの拡大パターンを互いに同じ配列で分割した複数のパターンであることを特徴とする請求の範囲第2項記載のフォトマスクの製造方法。
4. 前記M組の複数枚の親マスクのパターンの内の少なくとも1組の複数枚の親マスクのパターンは、
他の所定の1組の複数枚の親マスクのパターンと分割方法が異なることを特徴とする請求の範囲第2項記載のフォトマスクの製造方法。
5. 前記M組の複数枚の親マスクのパターンの内の少なくとも1組の複数枚の親マスクのパターンは、
他の所定の1組の複数枚の親マスクのパターンの継ぎ合わせ領域を含むことを特徴とする請求の範囲第4項記載のフォトマスクの製造方法。

6. デバイスパターンを有するフォトマスクの製造方法において、
前記デバイスパターンの複数の分割パターンの一つをマスク基板上に転写し、
その一つの分割パターンと少なくとも一部が同一の別の分割パターンを、その同一部分が重なるように前記マスク基板上に転写することを特徴とするフォトマスクの製造方法。

7. 前記複数の分割パターンはそれぞれ光ビームで露光されると共に、その縮小像が前記マスク基板上につなぎ合わされて転写されることを特徴とする請求の範囲第6項記載のフォトマスクの製造方法。

8. 前記基板の表面に複数枚の前記親マスクのパターンの縮小像を順次転写する際に、前記フォトマスクの用途に応じて一括露光型の縮小投影型露光装置、又は走査露光型の縮小投影型露光装置を使い分けることを特徴とする請求の範囲第1項～第7項の何れか一項記載のフォトマスクの製造方法。

9. 前記基板の表面に複数枚の前記親マスクのパターンの縮小像を順次転写する際に、前記フォトマスクを使用する投影露光装置の投影光学系の非回転対称収差とディストーション特性との少なくとも一方に応じて前記親マスクのパターンの縮小像の結像特性をそれぞれ補正することを特徴とする請求の範囲第1項～第7項の何れか一項記載のフォトマスクの製造方法。

10. 前記フォトマスクは更に縮小投影で使用されることを特徴とする請求の範囲第1項～第7項の何れか一項記載のフォトマスクの製造方法。

11. 所定の転写用回路パターンの形成されたフォトマスクの製造方法において、

前記転写用回路パターン内の1個、又は複数個の回路ブロックにそれぞれ対応する1個、又は複数個のパターンユニットを含む所定のパターンが形成された親マスクを形成し、

前記フォトマスク用の基板に前記親マスクのパターンから選択された前記パターンユニットの投影像を所定の位置関係で転写することを特徴とするフォトマスクの製造方法。

12. 前記回路ブロックは、集積回路中のCPUコア部、RAM部、ROM部、又はスタンダードセル用の標準的な回路ブロックの何れかに対応するものであることを特徴とする請求の範囲第11項記載のフォトマスクの製造方法。

13. 前記親マスクとして、前記転写用回路パターン内の互いに異なる回路ブロックにそれぞれ対応する異なるパターンユニットが形成された複数枚の親マスクを用意し、

前記フォトマスク用の基板に該複数枚の親マスクのパターンから選択された前記パターンユニットの投影像を順次所定の位置関係で転写することを特徴とする請求の範囲第11項記載のフォトマスクの製造方法。

14. 前記親マスクは、複数種類のフォトマスクを製造する際に使用されることを特徴とする請求の範囲第11項記載のフォトマスクの製造方法。

15. 前記親マスクの前記パターンユニットの縮小像が前記フォトマスク用の基板に転写されると共に、

前記フォトマスクは更に縮小投影で使用されることを特徴とする請求の範囲第11項記載のフォトマスクの製造方法。

16. 前記フォトマスクの基板上で前記親マスクの前記パターンユニットの像が転写される領域以外の領域の少なくとも一部で、

所定のスポットに絞られた露光ビームを用いて前記転写用回路パターンの一部を描画することを特徴とする請求の範囲第11項記載のフォトマスクの製造方法。

17. 複数枚のマスクを収納するマスク収納装置と、

該マスク収納装置から選択された1枚のマスクが載置されるマスクステージと、
該マスクステージ上のマスクのパターンの縮小像をフォトマスク用の基板上に
投影する投影光学系と、

前記基板を前記投影光学系の光軸に垂直な平面上で位置決めする基板ステージ
と、

前記複数枚のマスクのパターンの縮小像の画面継ぎを前記基板上で行うために
前記マスクステージ上のマスクと前記基板ステージ上の前記基板との位置合わせ
を行うアライメント系とを有することを特徴とするフォトマスクの製造装置。

18. 前記マスク収納装置には、製造対象とするフォトマスクのパターンを拡大したパターンを分割したパターンがそれぞれ形成されている複数枚の親マスクが収納されることを特徴とする請求の範囲第17項記載のフォトマスクの製造装置。

19. 前記マスクのパターン中の任意の位置にある所定形状のパターンを選択し、該選択されたパターンの前記投影光学系による縮小像をフォトマスク用の基板上に投影する視野選択系を有し、

前記アライメント系は、前記視野選択系で選択された縮小像を前記基板上に所定の位置関係で転写するために前記マスクと前記基板ステージ上の前記基板との位置合わせを行うことを特徴とする請求の範囲第17項記載のフォトマスクの製造装置。

20. 所定のパターンを基板上に形成するためのデバイスの製造方法において、前記所定のパターンを拡大した第1のパターンを更に拡大した第2のパターンを複数枚の親マスクのパターンに分割し、

複数枚の前記親マスクのパターンを順次画面継ぎを行いながら所定の基板上に縮小投影することによって前記第1のパターンが形成された実露光用のフォトマスクを製造し、

該実露光用のフォトマスクのパターンの縮小像を前記基板上に転写することを

特徴とするデバイスの製造方法。

21. 前記親マスクは、前記第2のパターンをそれぞれM組（Mは2以上の整数）の複数枚のパターンに分割され、

前記M組の複数枚の親マスクのパターンを順次画面継ぎを行いながら所定の基板上に重ねて縮小投影することによって前記第1のパターンが形成された実露光用のフォトマスクを製造することを特徴とする請求の範囲第20項記載のデバイスの製造方法。

22. 所定の回路パターンを基板上に形成するためのデバイスの製造方法において、

前記所定の回路パターンを拡大した第1の回路パターン中の少なくとも1つの回路ブロックに対応するパターンユニットを親マスクに形成し、

前記親マスクの前記パターンユニットを所定の位置関係で所定の基板上に転写することによって前記第1の回路パターンが形成された実露光用のフォトマスクを製造し、

該実露光用のフォトマスクのパターンの縮小像をデバイス用の基板上に転写することを特徴とするデバイスの製造方法。

23. 実露光用のフォトマスクのパターンを露光転写して微細加工を行うデバイスの製造方法において、

前記フォトマスク上の前記パターンの形成に際し、

前記デバイスの1チップ分のパターンをその場所に依じて分割したそれぞれのパターンを含む複数枚の親マスクにそれぞれ分割して形成し、

前記複数枚の親マスク上のそれぞれのパターンを前記フォトマスク上のそれぞれの位置に転写して合成して行うことを特徴とするデバイスの製造方法。

24. 前記複数枚の親マスクから前記フォトマスクへの転写は、光学式露光装置を用いて行うことを特徴とする請求の範囲第23項記載のデバイスの製造方法。

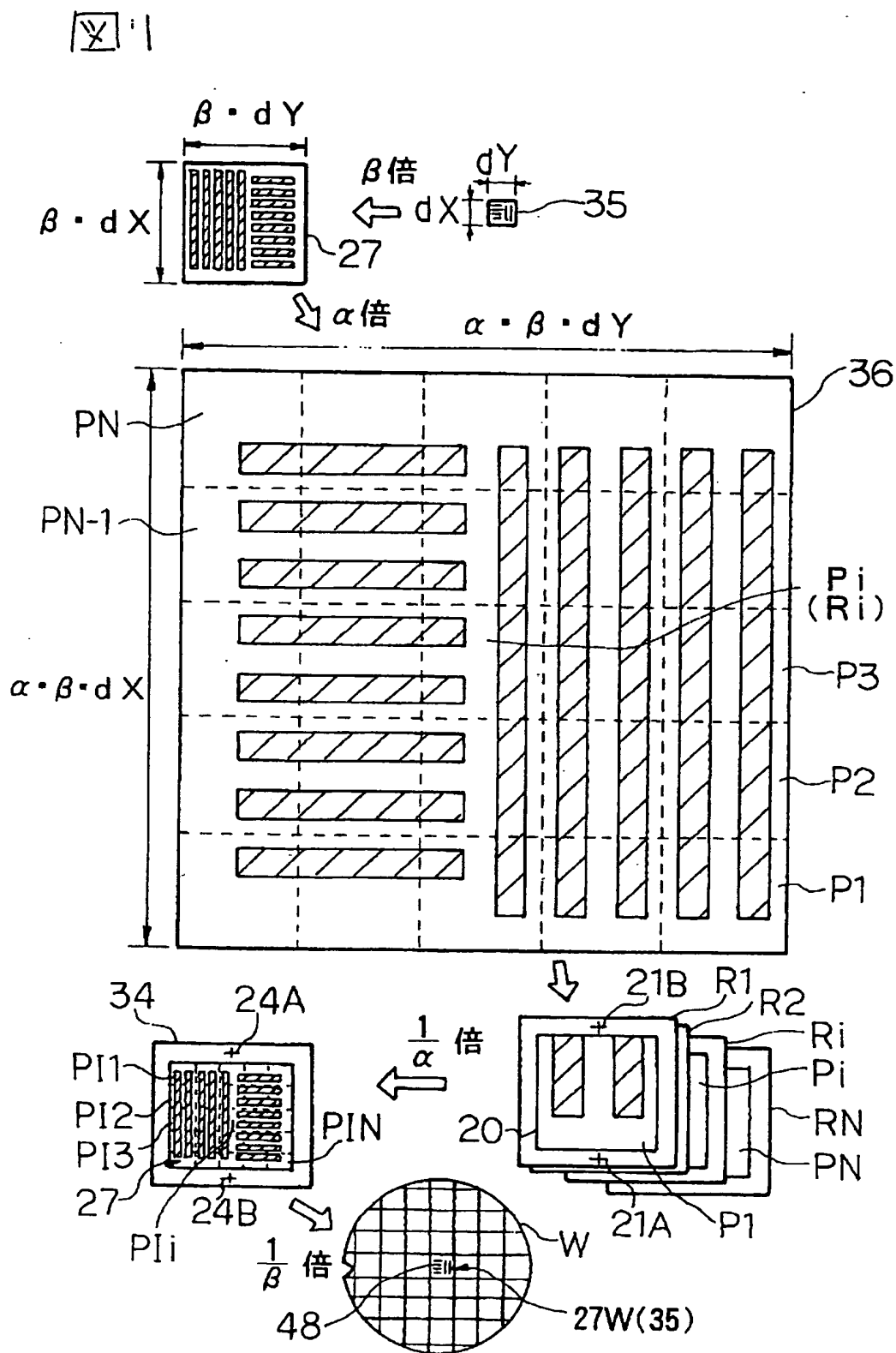


図 2

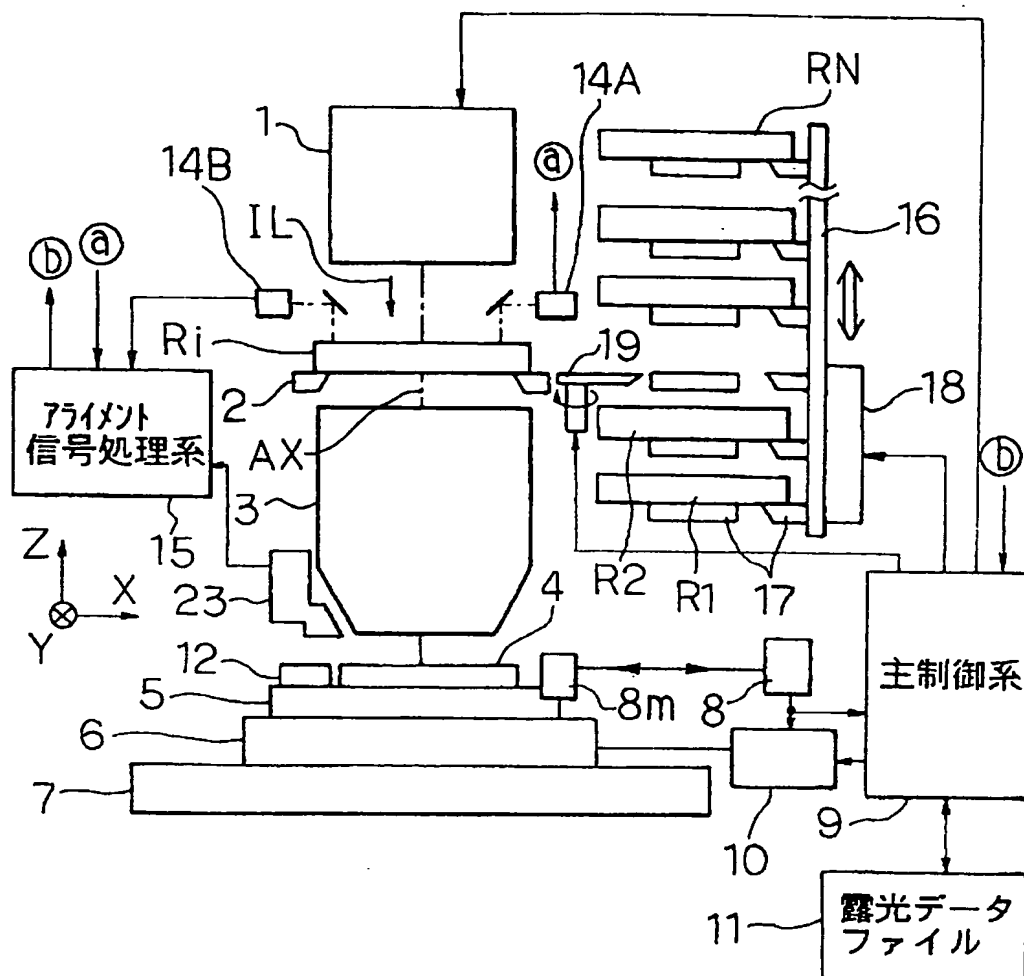


図 3

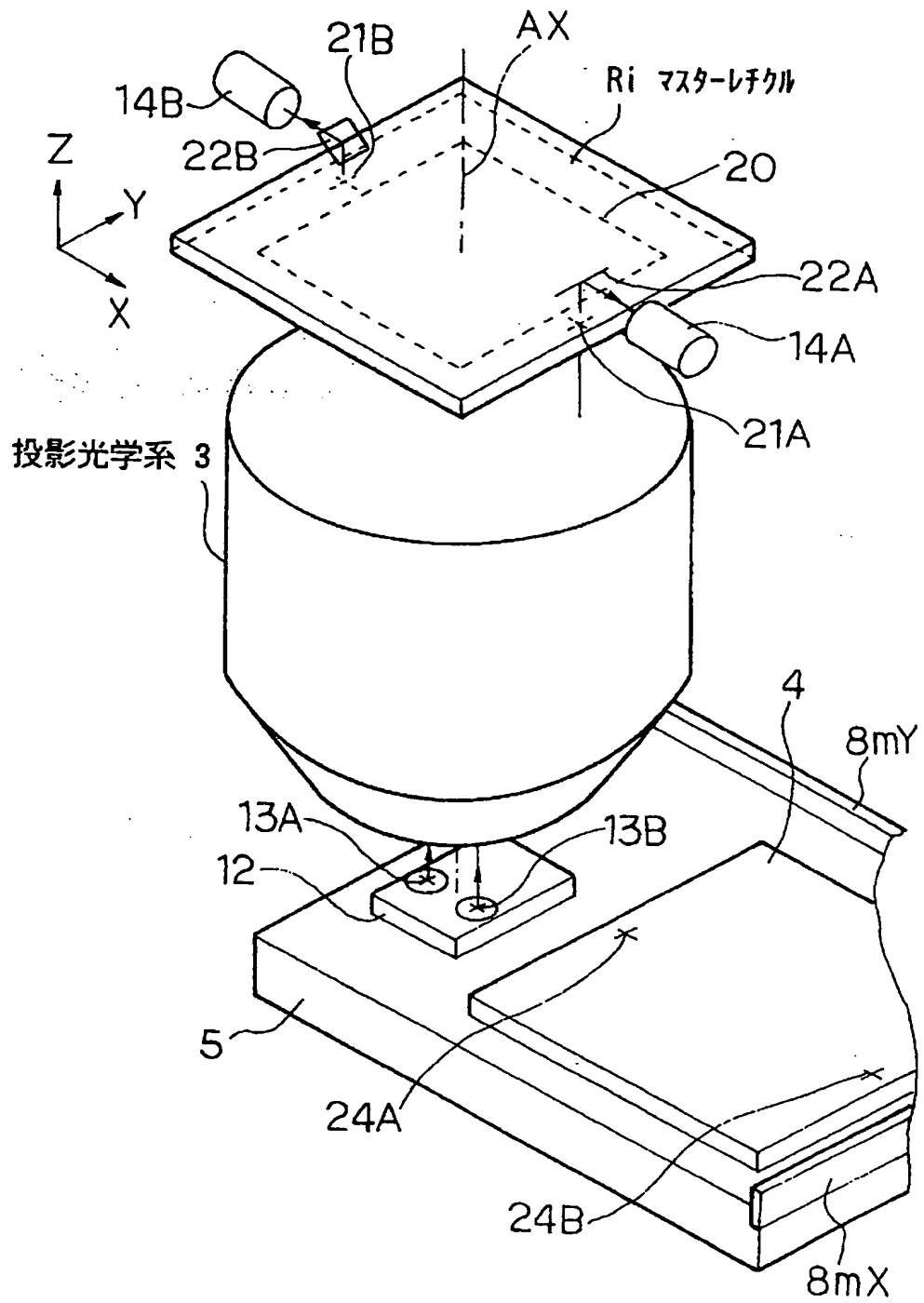


図 4

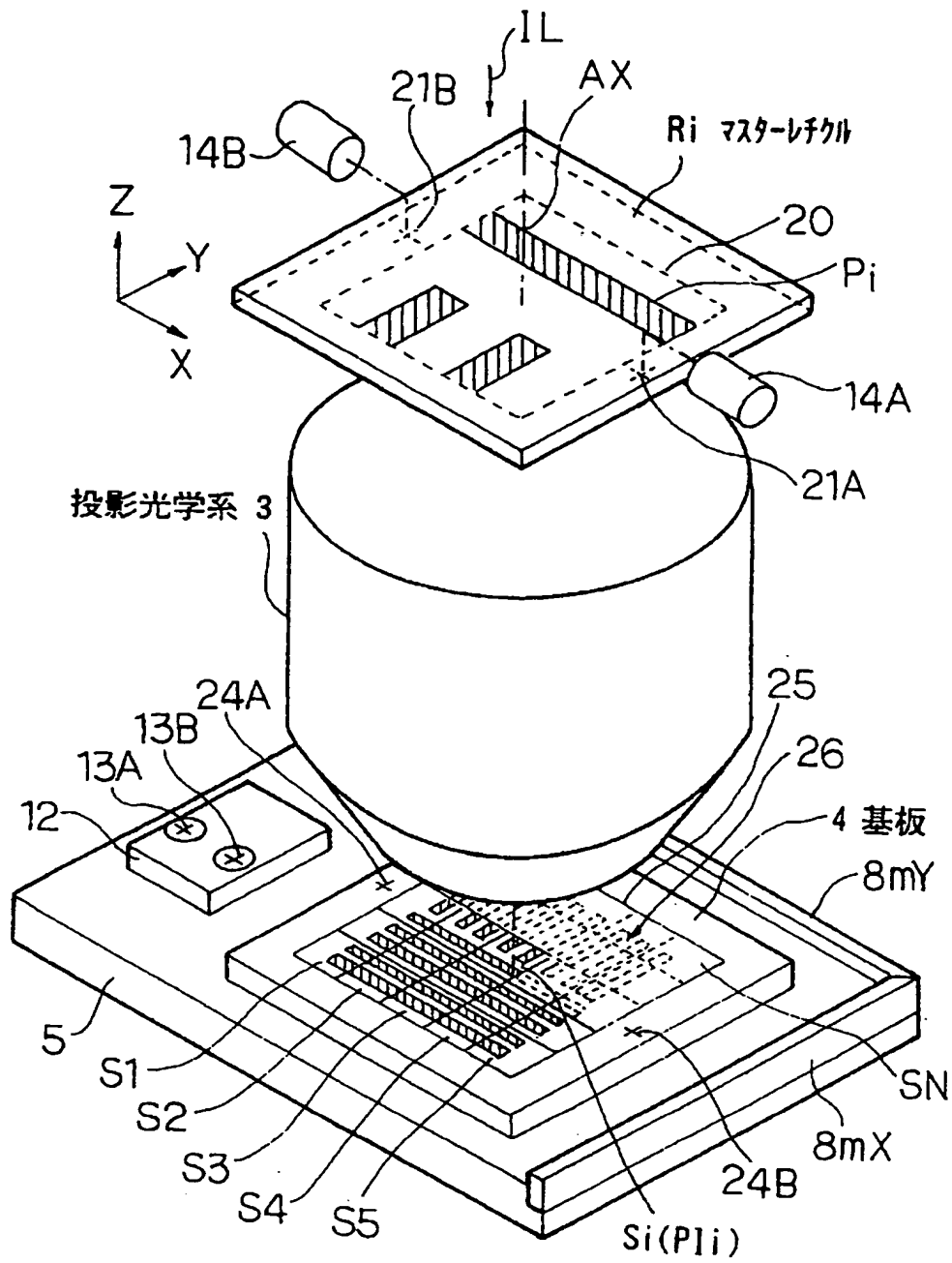


図 5

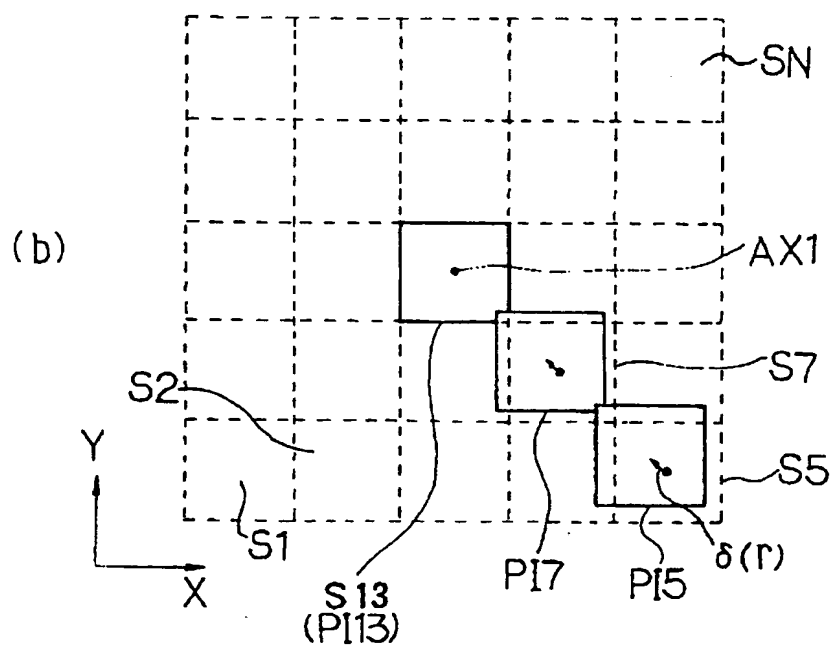
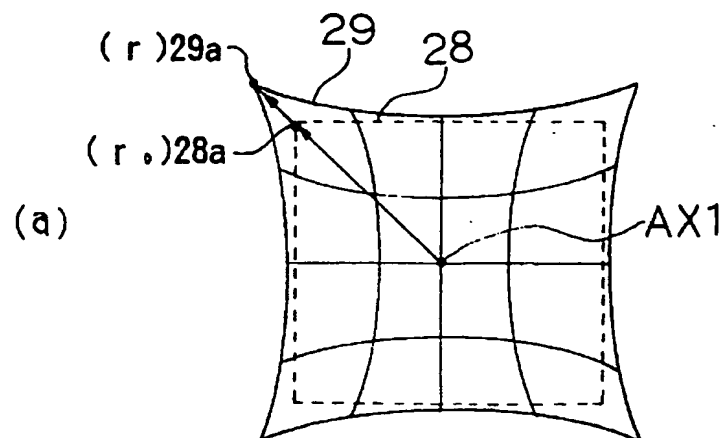


図 6

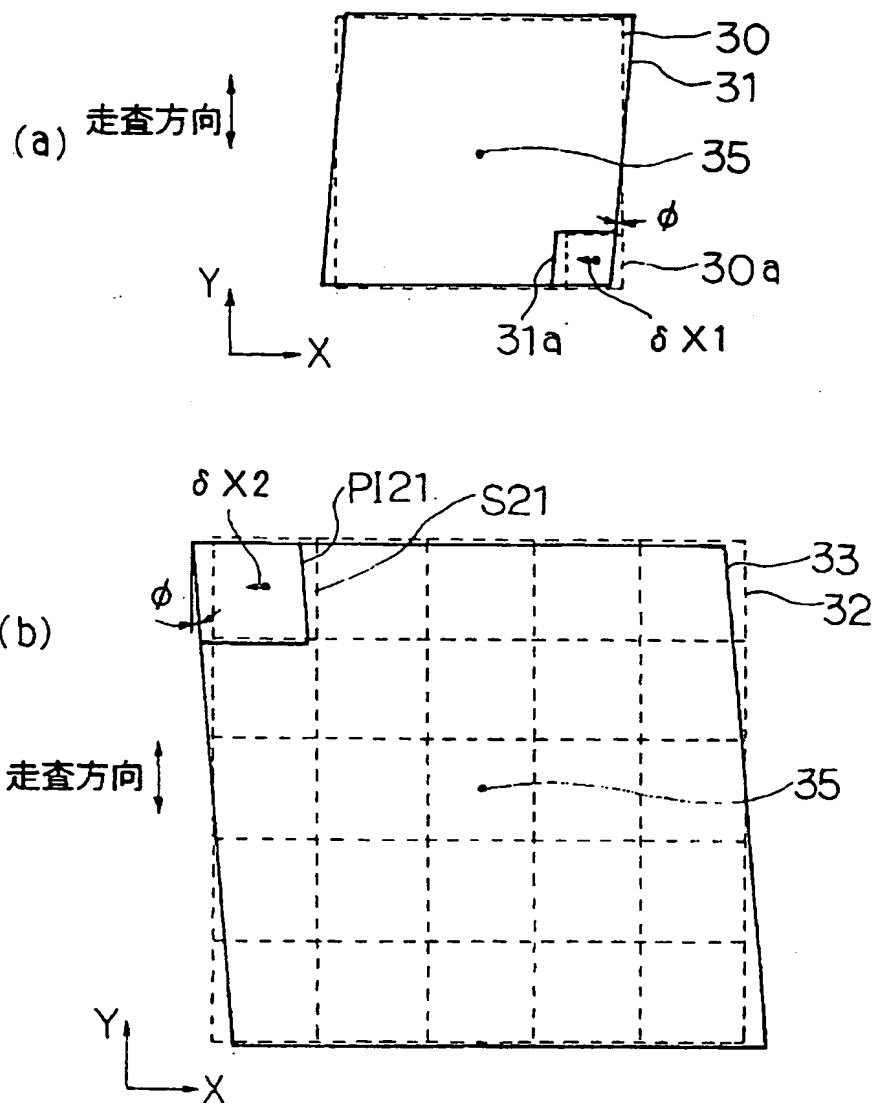
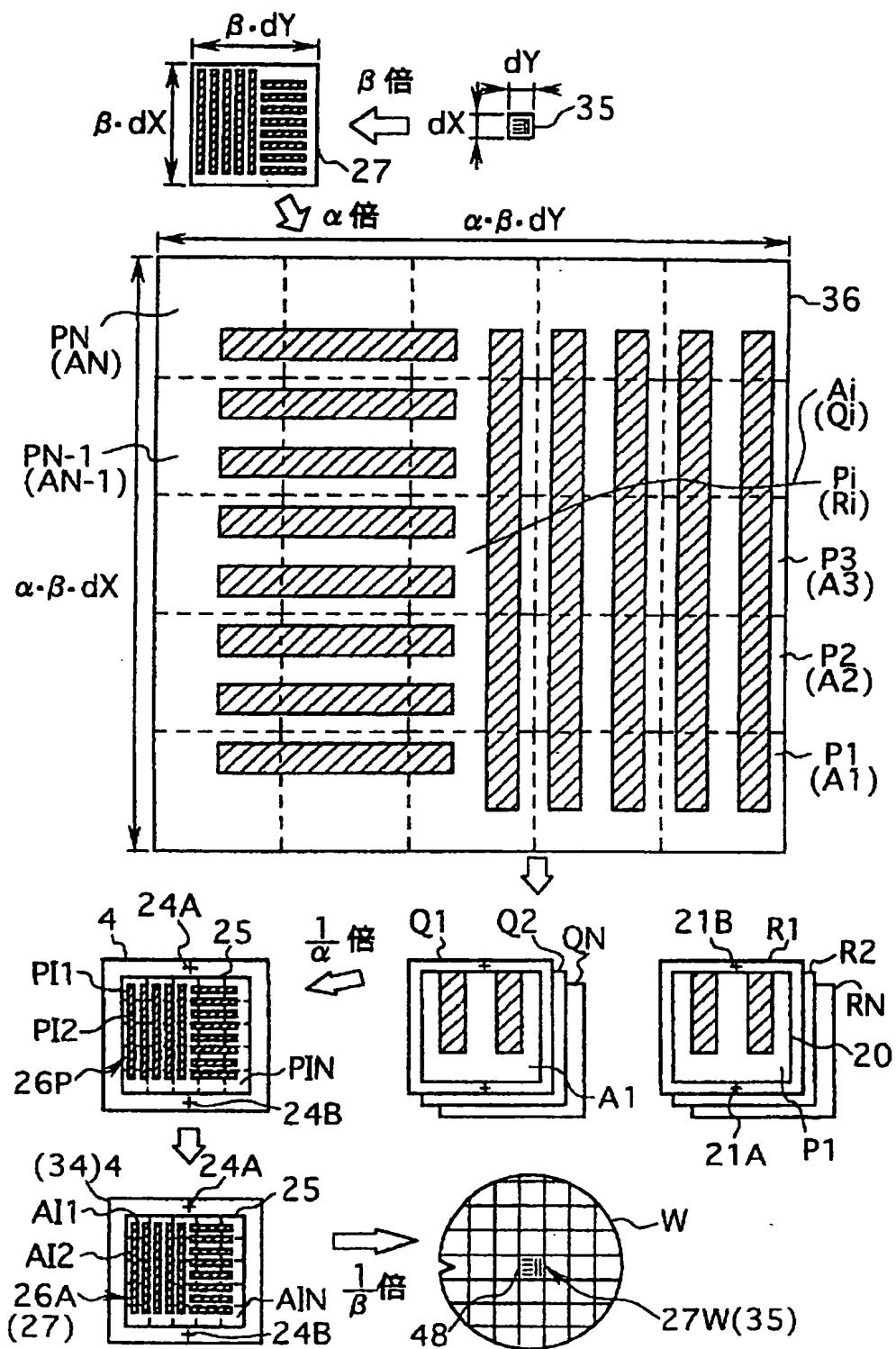
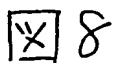
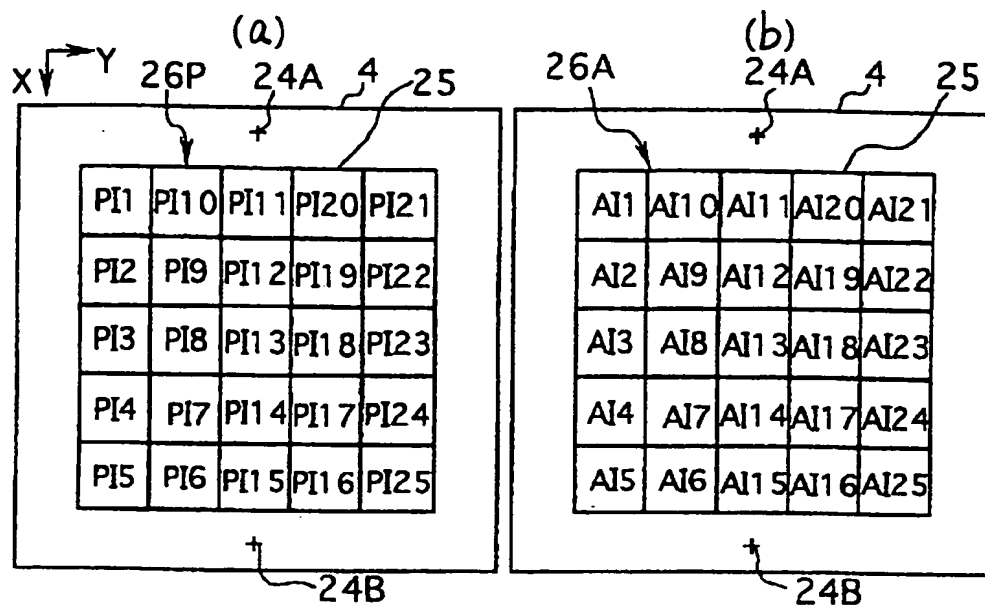
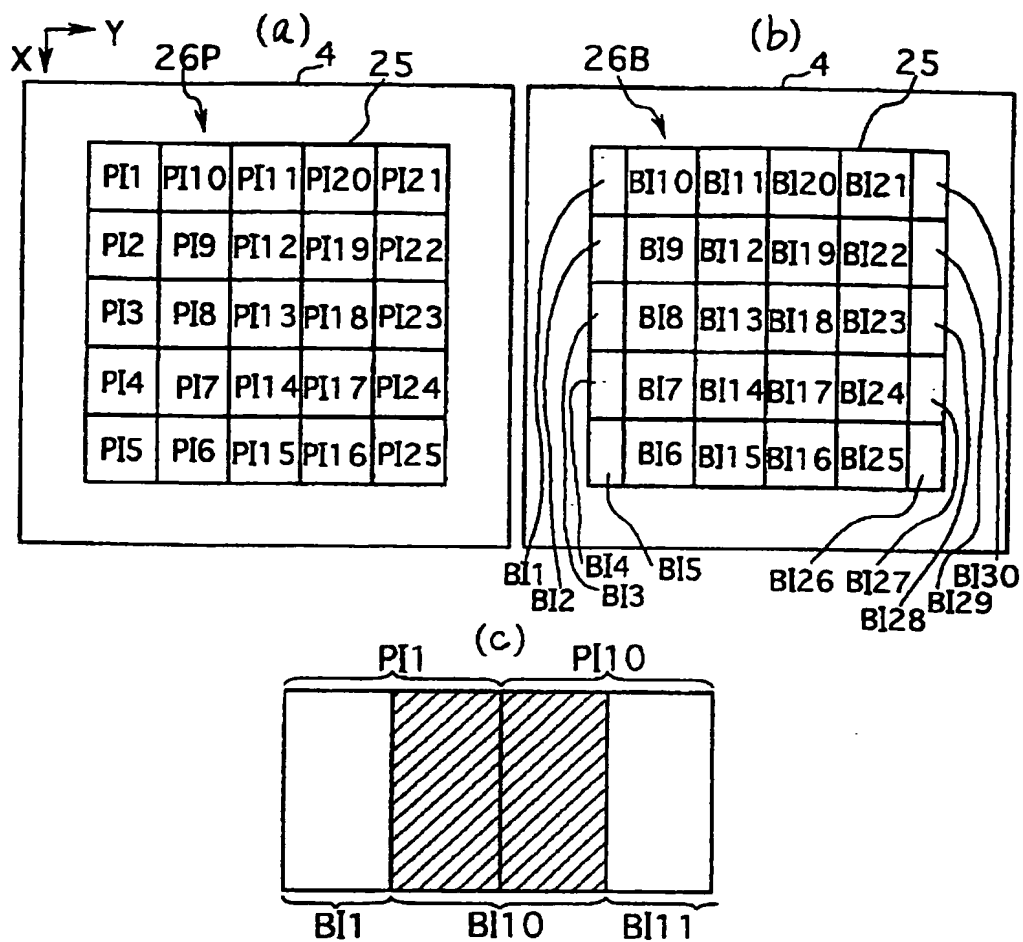


图 7



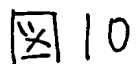
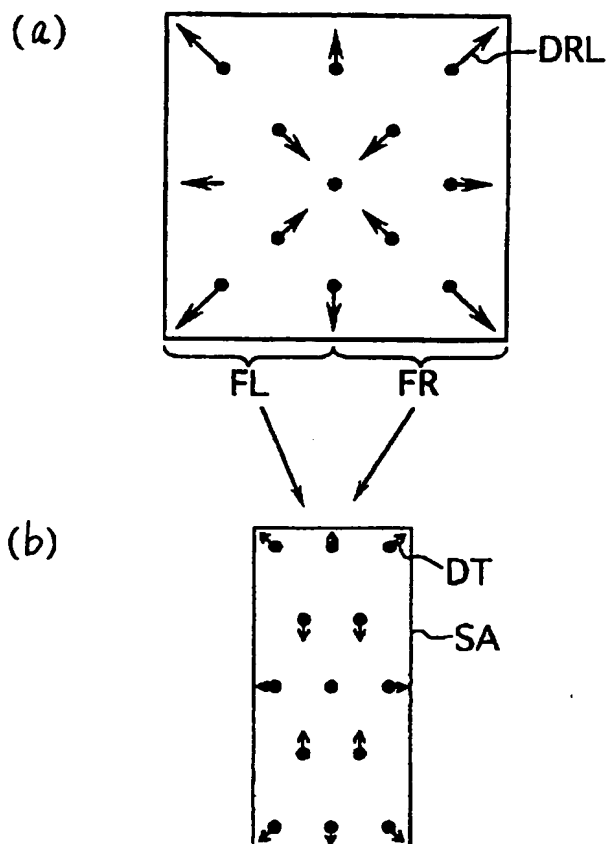
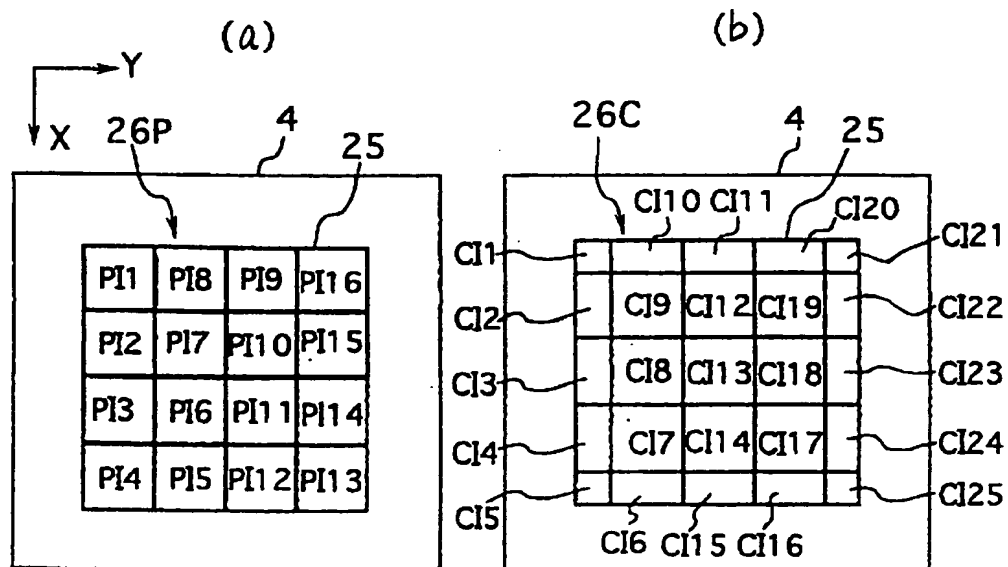
 10

 11


図12

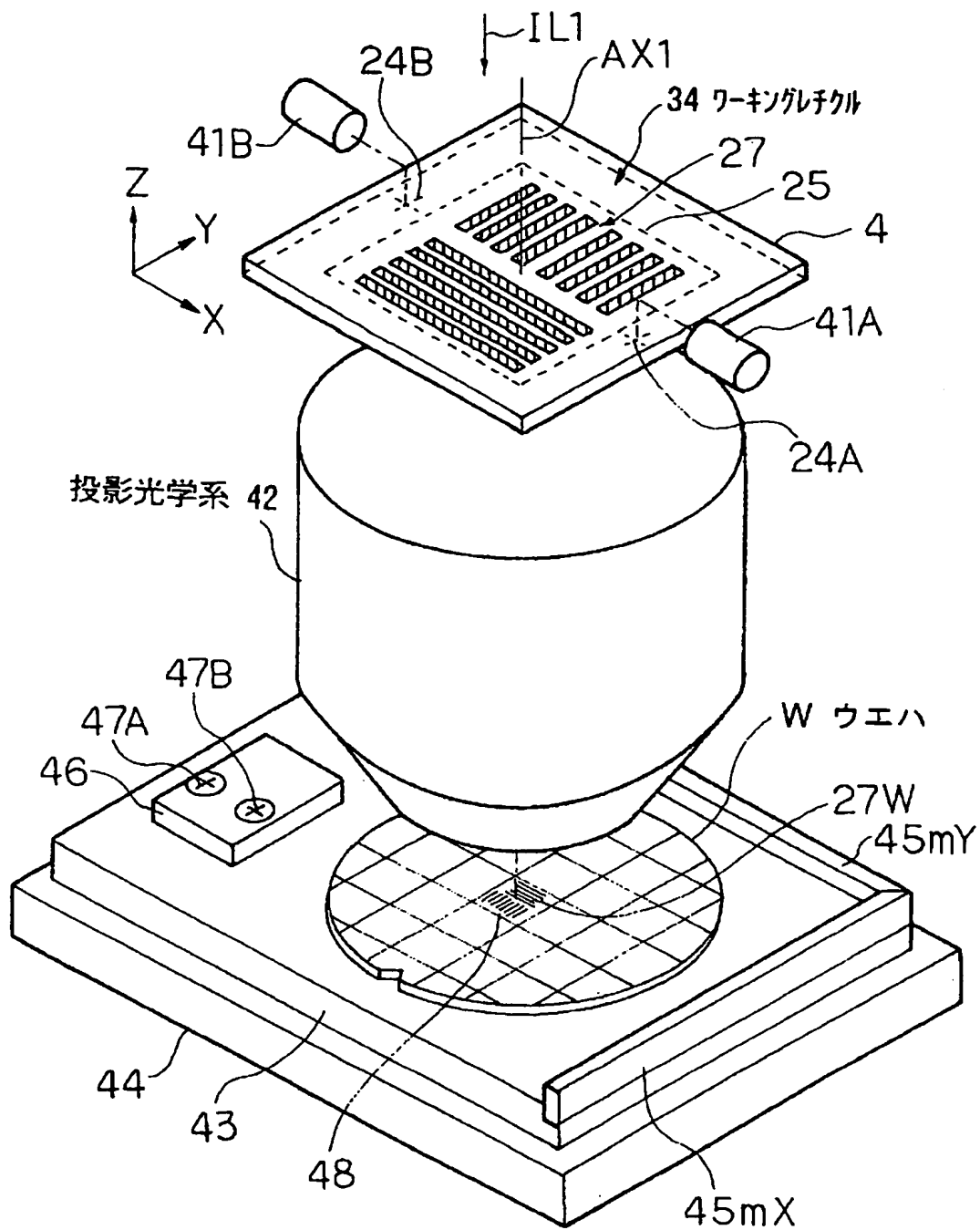


図 13

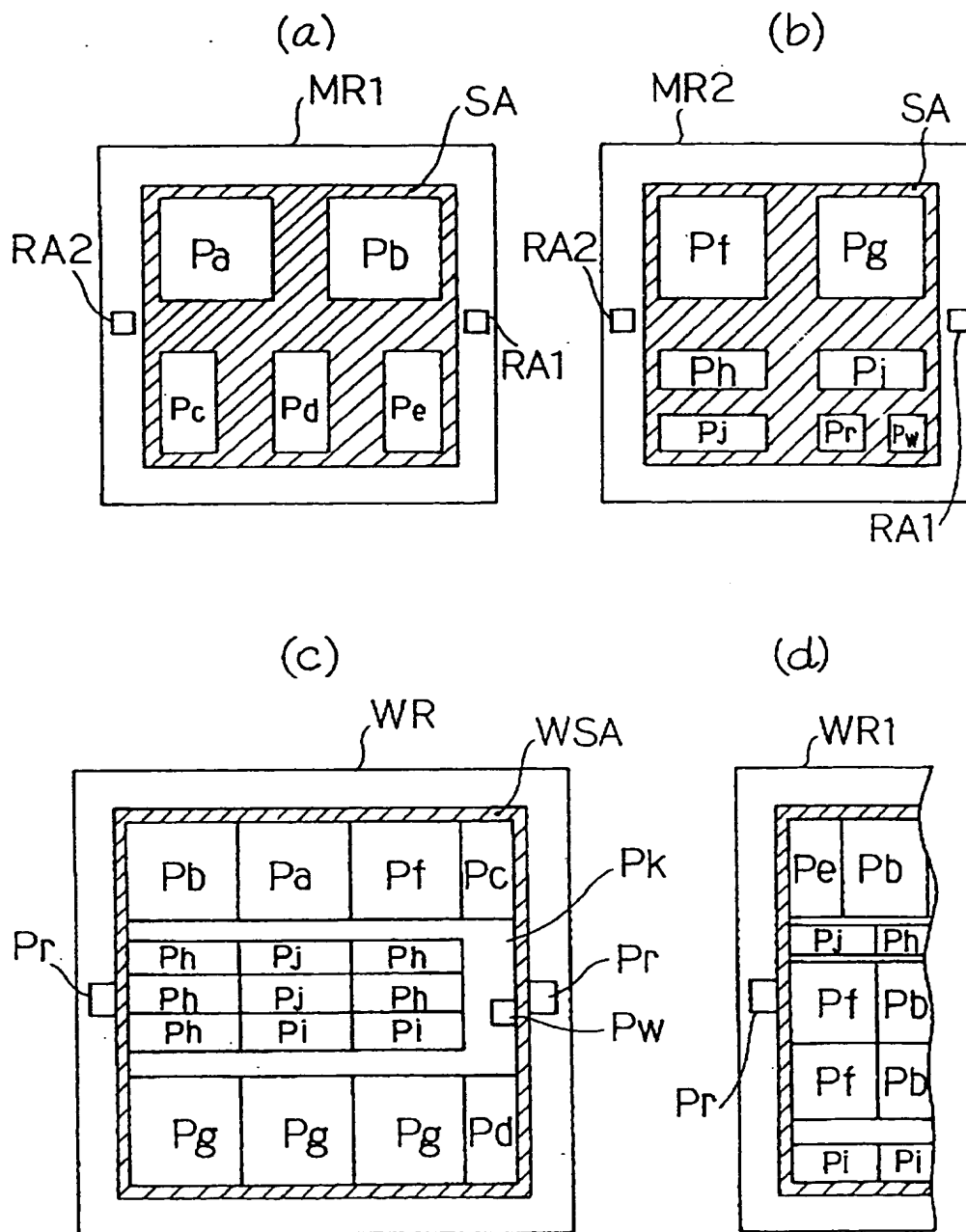


図 14

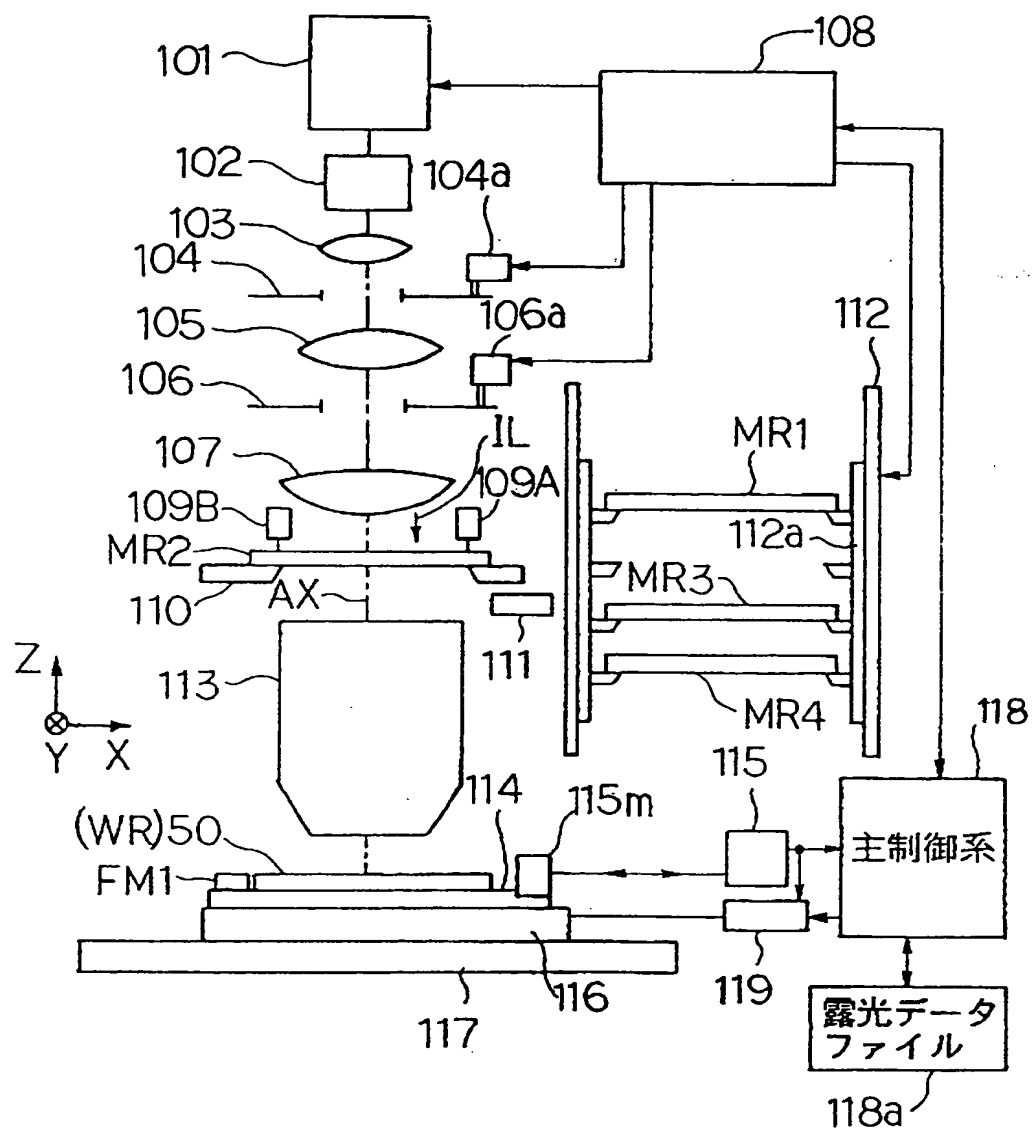


図 15

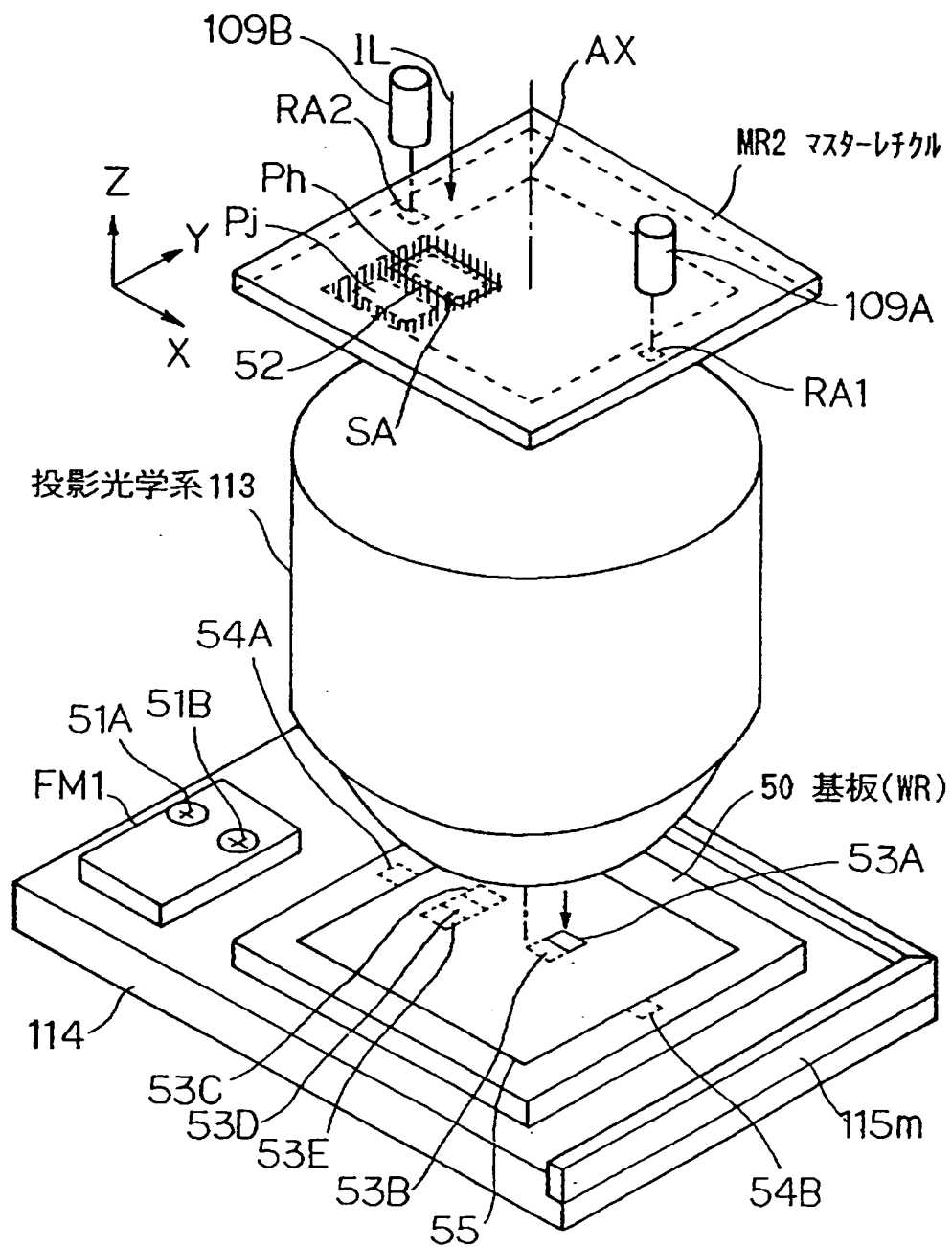


図 16

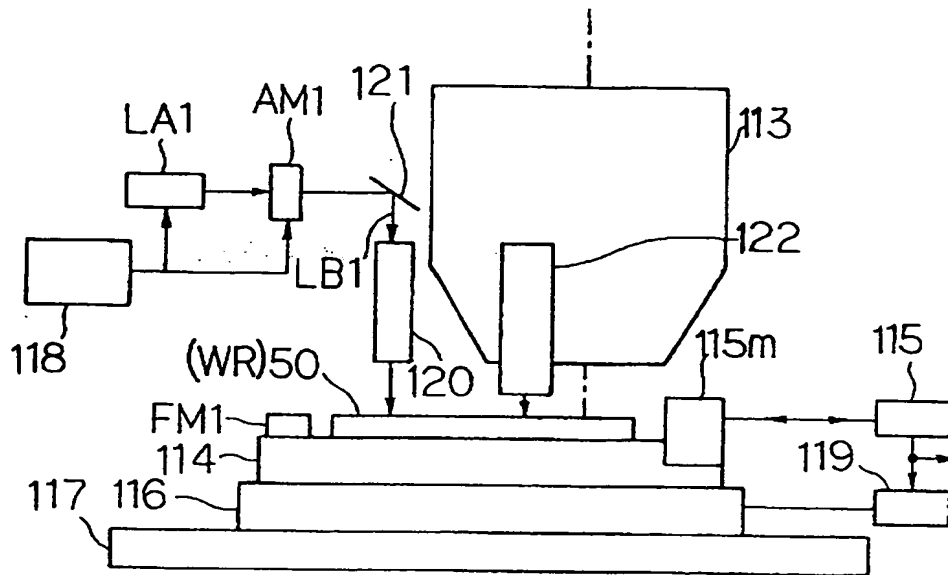
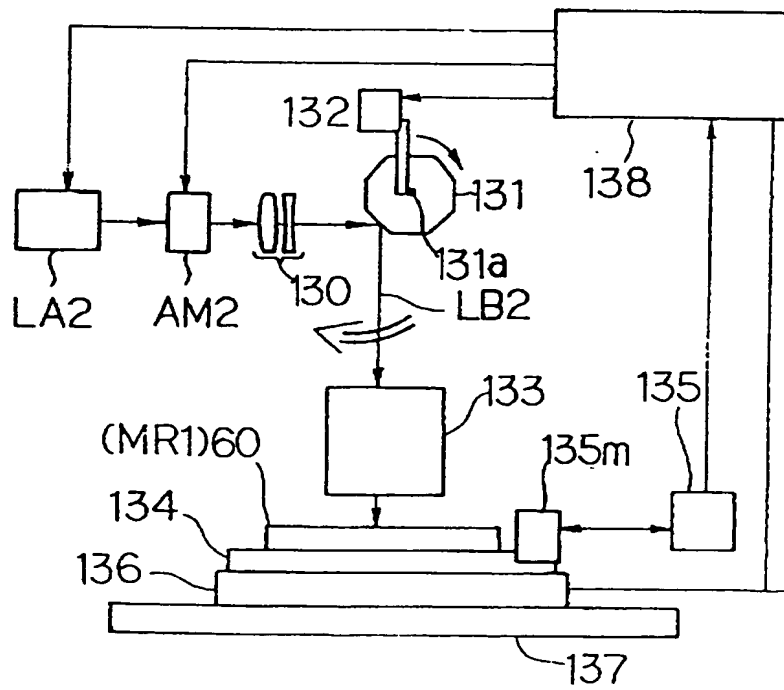


図 17



INTERNATIONAL SEARCH REPORT

 International application No.
 PCT/JP98/05912

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl ⁶ G03F1/08, H01L21/027		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl ⁶ G03F1/00-1/16, H01L21/027		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-1998 Kokai Jitsuyo Shinan Koho 1971-1998 Jitsuyo Shinan Toroku Koho 1996-1998		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 2-144535, A (Dainippon Printing Co., Ltd.), 4 June, 1990 (04. 06. 90), Claims (Family: none)	1-24
X	JP, 2-143513, A (Dainippon Printing Co., Ltd.), 1 June, 1990 (01. 06. 90), Claims (Family: none)	1-24
Y	JP, 54-63680, A (Oki Electric Industry Co., Ltd.), 22 May, 1979 (22. 05. 79), Claims (Family: none)	1-24
Y	JP, 7-37801, A (Nikon Corp.), 7 February, 1995 (07. 02. 95), Claims (Family: none)	1-24
A	JP, 4-252016, A (Sharp Corp.), 8 September, 1992 (08. 09. 92), Claims (Family: none)	1-24
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 17 March, 1999 (17. 03. 99)		Date of mailing of the international search report 30 March, 1999 (30. 03. 99)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/05912

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, Y	JP, 10-90874, A (NEC Corp.), 10 April, 1998 (10. 04. 98), Claims (Family: none)	1-24

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁸ G03F1/08, H01L21/027

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁸ G03F1/00~1/16, H01L21/027

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-1998年
 日本国登録実用新案公報 1994-1998年
 日本国実用新案登録公報 1996-1998年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P, 2-144535, A (大日本印刷株式会社), 4. 6月. 1990 (04. 06. 90), 特許請求の範囲, (ファミリーなし)	1-24
X	J P, 2-143513, A (大日本印刷株式会社), 1. 6月. 1990 (01. 06. 90), 特許請求の範囲, (ファミリーなし)	1-24
Y	J P, 54-63680, A (沖電気工業株式会社), 22. 5月. 1979 (22. 05. 79), 特許請求の範囲, (ファミリーなし)	1-24

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

17. 03. 99

国際調査報告の発送日

30.03.99

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

山鹿 勇次郎

2H

9223

電話番号 03-3581-1101 内線 3232

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 7-37801, A (株式会社ニコン), 7. 2月. 1995 (07. 02. 95), 【特許請求の範囲】, (ファミリーなし)	1-24
A	J P, 4-252016, A (シャープ株式会社), 8. 9月. 1992 (08. 09. 92), 【特許請求の範囲】, (ファミリーなし)	1-24
P, Y	J P, 10-90874, A (日本電気株式会社), 10. 4月. 1998 (10. 04. 98), 【特許請求の範囲】, (ファミリーなし)	1-24